

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-183357

(43)Date of publication of application : 14.07.1998

(51)Int.Cl. C23C 16/50  
C23C 16/26  
C30B 25/02  
C30B 25/16  
H01L 31/04  
// H01L 21/205

(21)Application number : 10-008061

(22)Date of filing : 19.01.1998

(71)Applicant : CANON INC

(72)Inventor : SAITO KEISHI  
KARIYA TOSHIMITSU  
SANO MASAFUMI  
HAYASHI TORU  
TONOGAKI MASAHIKO  
NIWA MITSUYUKI  
MATSUYAMA FUKATERU  
KODA YUZO  
AOIKE TATSUYUKI

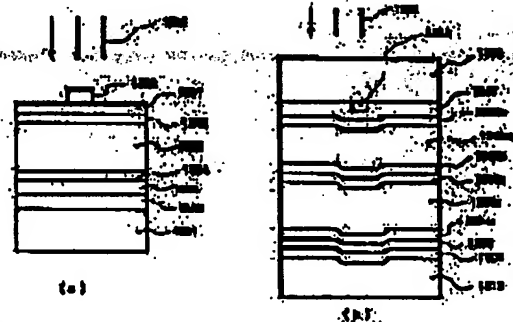
Best Available Copy

## (54) PHOTOELECTROMOTIVE FORCE ELEMENT AND ITS CONTINUOUS PRODUCTION

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a silicone-base silicon non-single crystal semiconductor photoelectromotive element having higher quality and a process for continuous production of the photoelectromotive element having high quality and extremely uniformity over a wide area on a continuously moving belt-like member.

**SOLUTION:** The photoelectromotive element is constituted by laminating at least (p) type, (i) type and (n) type layers consisting of the silicon-based silicon non-single crystal semiconductor materials. At least either of the (p) type layer 1506 and the (n) type layer 1504 are deposited by an RF plasma enhanced OVD method from the gaseous raw materials for forming the deposited films under a deposition chamber pressure of



≥0.5Torr. The (i) type layer 1505 is deposited by a microwave plasma enhanced CVD method from the gaseous raw materials for forming the deposited films under a deposition chamber pressure of ≤10mTorr. In addition, the hydrogen contents in the layers are increased in order of the (p), (n) and (i) type layers.

---

**LEGAL STATUS**

[Date of request for examination] 20.05.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3359279

[Date of registration] 11.10.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-183357

(43) 公開日 平成10年(1998) 7月14日

(51) Int.Cl. <sup>8</sup>	識別記号	FI	
C 2 8 C 16/50		C 2 3 C 16/50	
16/28		16/28	
C 3 0 B 25/02		C 3 0 B 25/02	Z
25/16		25/16	
H 0 1 L 31/04		H 0 1 L 21/205	

審査請求 未請求 請求項の数7 OL (全 47 頁) 最終頁に続く

(21) 出願番号 特願平10-8081  
 (62) 分割の表示 特願平4-196047の分割  
 (22) 出願日 平成4年(1992) 6月30日

(71) 出願人 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (72) 発明者 青藤 恵志  
 東京都大田区下丸子3丁目30番2号キヤノ  
 ン株式会社内  
 (72) 発明者 狩谷 俊光  
 東京都大田区下丸子3丁目30番2号キヤノ  
 ン株式会社内  
 (72) 発明者 佐野 政史  
 東京都大田区下丸子3丁目30番2号キヤノ  
 ン株式会社内  
 (74) 代理人 弁理士 福森 久夫

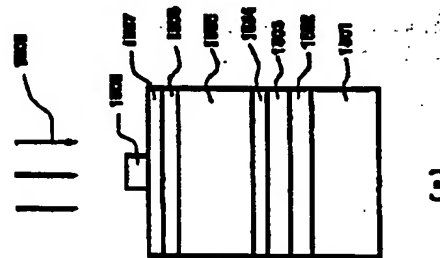
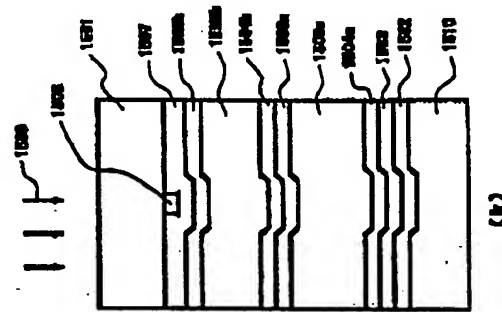
最終頁に続く

(54) 【発明の名称】 光起電力素子及びその連続的製造方法

(57) 【要約】

【課題】 本発明は、より高品質なシリコン系非単結晶半導体光起電力素子と、連続して移動する帯状部材上に、大面積にわたって、高品質で優れた均一性を有す光起電力素子の連続的製造方法を提供する。

【解決手段】 本発明の光起電力素子は、シリコン系非単結晶半導体材料からなるp型層、i型層及びn型層を少なくとも積層して構成される光起電力素子において、前記p型層と前記n型層の少なくとも一方は0.5 Torr以上の堆積室圧力で堆積膜形成用の原料ガスからRFプラズマCVD法で堆積され、i型層は10mTorr以下の堆積室圧力で堆積膜形成用の原料ガスからマイクロ波プラズマCVD法で堆積され、且つ層中の水素含有量が前記p型層、前記n型層、前記i型層の順で増加していることを特徴とする。



(2)

特開平10-183357

1

【特許請求の範囲】

【請求項1】 シリコン系非単結晶半導体材料からなるp型層、i型層及びn型層を少なくとも積層して構成される光起電力素子において、前記p型層と前記n型層の少なくとも一方は0.5 Torr以上の堆積室圧力で堆積膜形成用の原料ガスからRFプラズマCVD法で堆積され、i型層は10mTorr以下の堆積室圧力で堆積膜形成用の原料ガスからマイクロ波プラズマCVD法で堆積され、且つ層中の水素含有量が前記p型層、前記n型層、前記i型層の順で増加していることを特徴とする光起電力素子。

【請求項2】 シリコン系非単結晶半導体材料からなるp型層、i型層及びn型層を少なくとも積層して構成される光起電力素子において、前記i型層は10mTorr以下の堆積室圧力で堆積膜形成用原料ガスからマイクロ波プラズマCVD法により堆積されたi型層であり、且つ前記i型層と前記p型層の界面あるいは前記i型層と前記n型層の界面の少なくとも一方の界面にRFプラズマCVD法によりi型界面層が形成され、更にRFプラズマCVD法により堆積した前記i型界面層よりもマイクロ波プラズマCVD法で堆積した前記i型層の水素含有量が多いことを特徴とする光起電力素子。

【請求項3】 帯状部材をその長手方向に連続的に移動させながら、複数の光起電力素子の成膜空間を順次通過させ、前記帯状部材上に、少なくとも、高周波グロー放電により第1の導電型のSi原子を含有する非単結晶層、マイクロ波グロー放電によりi型のSi原子を含有する非単結晶層、および高周波グロー放電により第2の導電型のSi原子を含有する非単結晶層を順次積層して、光起電力素子を連続的に作製する方法において、前記第1及び第2の導電型の非単結晶層は、100mTorr以上の成膜空間の圧力で作製し、前記i型の非単結晶層は、50mTorr以下の成膜空間の圧力でバイアスを印加しながら作製することを特徴とする光起電力素子の連続的製造方法。

【請求項4】 前記i型の非単結晶と前記第1及び/または第2の導電型の非単結晶層との間に、Si原子を含有するi型の非単結晶界面層を100mTorr以上の成膜空間の圧力で高周波グロー放電法により作製することを特徴とする請求項3に記載の光起電力素子の連続的製造方法。

【請求項5】 前記帯状部材上に、少なくとも、前記第1の導電型の非単結晶層、前記i型の非単結晶層、および前記第2の導電型の非単結晶層を、複数回順次繰り返して積層することを特徴とする請求項3に記載の光起電力素子の連続的製造方法。

【請求項6】 前記帯状部材上に、少なくとも、前記第1の導電型の非単結晶層、前記i型の非単結晶層、前記第2の導電型の非単結晶層、及び前記i型の非単結晶界面層を、複数回順次繰り返して積層することを特徴とす

2

る請求項4に記載の光起電力素子の連続的製造方法。

【請求項7】 前記バイアスは、直流、交流、高周波うちの少なくとも1つからなることを特徴とする請求項3乃至6のいずれか1項に記載の光起電力素子の連続的製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、光起電力素子に係わり、特に非単結晶シリコン系材料を用いた光起電力素子に関する。

【0002】 更に本発明は、太陽電池等の光起電力素子の連続的製造方法に係わり、非単結晶シリコン系太陽電池等の光起電力素子を大量生産する方法に関する。

【0003】

【従来の技術】 光起電力素子を電力需要を賄うものとして確立させるためには、使用する光起電力素子が、光電変換効率が充分に高く、特性安定性に優れたものであり、且つ大量生産し得るものであることが基本的に要求される。そのためには、a-Si膜等を用いた光起電力素子の作製においては、電気的、光学的、光導電的あるいは機械的特性及び繰り返し使用での疲労特性あるいは使用環境特性の向上を図るとともに、大面積化、膜厚及び膜質の均一化を図りながら、しかも高速成膜によって再現性のある量産化を図らねばならないため、これらのことが、今後改善すべき問題点のひとつとして指摘されている。

【0004】 光起電力素子を用いる発電方式にあっては、単位モジュールを直列又は並列に接続し、ユニット化して所望の電流、電圧を得る形式が採用されることが多く、各モジュールにおいては断線やショートが生じないことが要求される。加えて、各モジュール間の出力電圧や出力電流のバラツキのないことが重要である。こうしたことから、少なくとも単位モジュールを作製する段階でその最大の特性決定要素である半導体層そのものの特性均一性が確保されていることが要求される。

【0005】 そして、モジュール設計をしやすくし、且つモジュール組立工程の簡略化できるようにする観点から大面積に亘って特性均一性の優れた半導体堆積膜を提供することが、光起電力素子の量産性を高め、生産コストの大幅な低減を達成するために必要不可欠である。

【0006】 光起電力素子については、その重要な構成要素たる半導体層は、いわゆるpn接合、pin接合等の半導体接合がなされている。例えばa-Si等の薄膜半導体を用いる場合、ホスフィン(PH<sub>3</sub>)、ジボラン(B<sub>2</sub>H<sub>6</sub>)等のドーパントとなる元素を含む原料ガスを主原料ガスであるシラン等に混合してグロー放電分解することにより所望の導電型を有する半導体膜が得られ、所望の基板上にこれらの半導体膜を順次積層作製することによって容易に前述の半導体接合が達成できる。そしてこのことから、a-Si系の光起電力素子を作製する

50

(3)

特開平10-183357

3

について、その各々の半導体層作製用に独立した成膜室を設け、該成膜室にて各々の半導体層の作製を行う方法が提案されている。

【0007】因に米国特許4,400,409号特許明細書には、ロール・ツー・ロール(Roll to Roll)方式を採用した連続プラズマCVD装置が開示されている。この装置によれば、複数のグロー放電領域を設け、所望の幅の十分に長い可とう性の基板を、該基板が前記各グロー放電領域を順次貫通する経路に沿って配置し、前記各グロー放電領域において必要とされる導電型の半導体層を堆積作製しつつ、前記基板をその長手方向に連続的に搬送せしめることによつて、半導体接合を有する素子を連続作製することができる。なお、該明細書においては、各半導体層作製時に用いるドーパントガスが他のグロー放電領域へ拡散、混入するのを防止するためにガスゲートが用いられている。具体的には、前記各グロー放電領域同志を、スリット状の分離通路によつて相互に分離し、さらに該分離通路に例えばAr、H<sub>2</sub>等の掃気用ガスの流れを作製させる手段が採用されている。

【0008】こうしたことからこのロール・ツー・ロール方式は、半導体素子の量産に適した方式であるが、前述したように、光起電力素子を大量に普及させるためには、さらなる光電変換効率、特性安定性や特性均一性の向上、製造コストの低減が望まれている。

【0009】特に、光電変換効率や特性安定性の向上のためには、各単位モジュールの光電変換効率や特性劣化率を0.1%刻み(割合で約1.01倍相当)で改良するのは当然であるが、更には、単位モジュールを直列又は並列に接続し、ユニット化した際には、ユニットを構成する単位モジュールの内の最小の電流又は電圧特性を有する単位モジュールが律速となってユニットの特性が決定するため、単位モジュールの平均特性を向上させるだけでなく、特性バラツキも小さくすることが非常に重要となる。そのために単位モジュールを作製する段階でその最大の特性決定要素である半導体層そのものの特性均一性を確保することが望まれている。また、製造コストの低減のために、各モジュールにおいては断線やショートが生起しないように、半導体層の欠陥を減らすことにより、歩留りを向上させることが強く望まれている。

【0010】したがって、連続して移動する帯状部材上への半導体層の堆積において、特性の均一性を確保し、欠陥を減らすための成膜方法の早期の提供が望まれている。

【0011】

【発明が解決しようとする課題】本発明は上記問題点を解決することを目的としている。

【0012】本発明は、より高品質なシリコン系非単結晶半導体光起電力素子を提供することを目的とし、更に大幅にコストダウンしたシリコン系非単結晶半導体光起

4

電力素子を提供することを目的とする。

【0013】また、本発明は、連続して移動する帯状部材上に、大面積にわたって、高品質で優れた均一性を有し、欠陥の少ない光起電力素子を大量に作製するための、より操作性の良い再現性の高い光起電力素子の連続的製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明の第1の要旨は、シリコン系非単結晶半導体材料からなるp型層、i型層及びn型層を少なくとも積層して構成される光起電力素子において、前記p型層と前記n型層の少なくとも一方は0.5 Torr以上の堆積室圧力で堆積膜形成用の原料ガスからRFプラズマCVD法で堆積され、i型層は10 mTorr以下の堆積室圧力で堆積膜形成用の原料ガスからマイクロ波プラズマCVD法で堆積され、且つ層中の水素含有量が前記p型層、前記n型層、前記i型層の順で増加していることを特徴とする光起電力素子に存在する。

【0015】本発明の第2の要旨は、シリコン系非単結晶半導体材料からなるp型層、i型層及びn型層を少なくとも積層して構成される光起電力素子において、前記i型層は10 mTorr以下の堆積室圧力で堆積膜形成用原料ガスからマイクロ波プラズマCVD法により堆積されたi型層であり、且つ前記i型層と前記p型層の界面あるいは前記i型層と前記n型層の界面の少なくとも一方の界面にRFプラズマCVD法によりi型界面層が形成され、更にRFプラズマCVD法により堆積した前記i型界面層よりもマイクロ波プラズマCVD法で堆積した前記i型層の水素含有量が多いことを特徴とする光起電力素子に存在する。

【0016】本発明の第3の要旨は、帯状部材をその長手方向に連続的に移動させながら、複数の光起電力素子の成膜空間を順次通過させ、前記帯状部材上に、少なくとも、高周波グロー放電により第1の導電型のSi原子を含有する非単結晶層、マイクロ波グロー放電によりi型のSi原子を含有する非単結晶層、および高周波グロー放電により第2の導電型のSi原子を含有する非単結晶層を順次積層して、光起電力素子を連続的に作製する方法において、前記第1及び第2の導電型の非単結晶層は、100 mTorr以上の成膜空間の圧力で作製し、前記i型の非単結晶層は、50 mTorr以下の成膜空間の圧力でバイアスを印加しながら作製することを特徴とする光起電力素子の連続的製造方法に存在する。

【0017】また、本発明の光起電力素子の連続的製造方法は、前記i型の非単結晶と前記第1及び/または第2の導電型の非単結晶層との間に、Si原子を含有するi型の非単結晶界面層を100 mTorr以上の成膜空間の圧力で高周波グロー放電法により作製することを特徴とする。

【0018】

50

(4)

特開平10-183357

5

【作用】本発明の光起電力素子を以下に詳細に説明する。

【0019】図1、図2は、それぞれ請求項1及び2に係わる本発明の光起電力素子の構成例を模式的に説明する概略図である。

【0020】図1(a)に示す本発明の光起電力素子は、不透明の導電性基板1501上に、光反射層(導電性)1502、反射増加層1503、第1導電型の非単結晶シリコン系半導体層1504、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1505、第2導電型の非単結晶シリコン系半導体層1506、透明電極1507、集電電極1508、から構成されている。該光起電力素子に対して、光1509は透明電極1507側から照射される。

【0021】図1(b)に示す本発明の光起電力素子は、タンデム構造であり、透明基板1501上に、集電電極1508、透明電極1507、第1導電型の非単結晶シリコン系半導体層1506b、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1505b、第2導電型の非単結晶シリコン系半導体層1504b、第1導電型の非単結晶シリコン系半導体層1506a、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1505a、第2導電型の非単結晶シリコン系半導体層1504a、反射増加層1503、光反射層(導電性)1502、導電層(または/及び保護層)1510、から構成されている。更に不図示ではあるがp/n接合のユニットを3層積層したトリプル型の光起電力素子も本発明の適した光起電力素子である。

【0022】図1の構成の本発明の光起電力素子のp型層、i型層およびn型層の膜中水素含有量は、p型層、n型層、i型層の順で増加していることを特徴とする。

【0023】本発明の光起電力素子において、マイクロ波プラズマCVD法で堆積したi型層は、堆積速度が大きいことによって基板を加熱している時間が実効的に短縮されるために、光反射層(Ag)、反射増加層(ZnO)及びn型層(またはp型層)等の下地の膜が同時に加熱される加熱時間も実効的に短縮される。このことは、加熱中に引き起こされる下地の膜を構成している原子の組成および結合状態の変化、各層間の原子の相互拡散やこれによって起こされる組成変化および膜の特性劣化等を抑制できる。光反射層、反射増加層の特性劣化は光起電力素子の短絡電流を減少させ変換効率を低下させる。

【0024】また、n型層(またはp型層)の特性劣化は光起電力素子の開放電圧を減少させ変換効率を低下させる。これは、タンデム型、トリプル型等多層に膜を積層して構成される光起電力素子を作製する場合には、よ

6

り効果が発揮される。なぜなら、界面が多い多層構造では、トータルの基板加熱時間が増加するために、そのような界面が多ければ多いほど上記の問題を抑制する手段が要求されるからである。

【0025】本発明の光起電力素子において、マイクロ波プラズマCVD法で堆積したi型層は、堆積速度が大きいことから層の堆積時間が短縮され、光起電力素子の形成時間が実効的に短縮される。このことは、製造工程を考えた場合、スループットが向上するので、結果として製造コストが低減される。

【0026】本発明の光起電力素子において、マイクロ波プラズマCVD法で堆積したn型層またはp型層は、マイクロ波放電による高密度、高電離プラズマを用いるので、材料ガスの分解効率が高く、ドーパントのドーピング効率を比較的に高めることができ、良質なn型層、p型層を得ることが可能である。

【0027】本発明の光起電力素子において、RF波プラズマCVD法で堆積したn型層またはp型層は、RF放電がマイクロ波放電に比べて比較的ソフトなプラズマであるという特徴をもっているため、上述の多層膜構造光起電力素子を作製する場合には、高エネルギーイオン等による下地膜(光反射層、反射増加層、n型層あるいはp型層)へのダメージを少なくすることができる。これによって、光起電力素子の開放電圧、短絡電流を減少させることなく良質な素子を得ることができる。

【0028】本発明の光起電力素子において、マイクロ波プラズマCVD法で堆積したn型層またはp型層、およびRF波プラズマCVD法で堆積したn型層またはp型層は、上述の多層膜構造光起電力素子を作製する場合には、要求される膜の特性(ドーピング効率等)や下地への影響等を考慮してこれらの層を適宜使い分けることによって、非常に優れた特性を持つ変換効率をもつ光起電力素子を作製することが可能となる。

【0029】本発明の光起電力素子のp型層、i型層およびn型層の膜中水素含有量については、p型層、n型層、i型層の順で増加していることを特徴とする。

【0030】即ち、p型層およびn型層に関しては、ドーパントのドーピング効率を考えた場合、極めて高い(数十〜数百A)膜で高導電率を得るためには水素含有量はできるだけ少ないことが望ましい。特に、p型層に関しては、一般的にドーピング効率がn型層に比べて低く、良好な膜質を得るためにはn型層に比べてより水素含有量が少ないことが望ましい。

【0031】また、i型層に関しては、マイクロ波プラズマCVD法で堆積したi型層は、堆積速度がRFプラズマCVD法に比べて十倍以上大きいことから、膜堆積中にシリコンのダングリングボンドを終端し、シリコン-シリコン結合のネットワークを緩和するためにはRFプラズマCVD法で堆積したi型層に比べて水素含有量が多少多い膜の方が特性が優れている。

10

20

30

40

50

(5)

特開平10-183357

7

【0032】以上のことから、膜中水素含有量については、p型層、n型層、i型層の順で増加している光起電力素子が優れた特性をもつと考えられる。

【0033】図2(a)に示す請求項4に係わる本発明の光起電力素子は、不透明の導電性基板1601上に、光反射層(導電性)1602、反射増加層1603、第1の導電型の非単結晶シリコン系半導体層1604、RFプラズマCVD法で堆積したi型界面層(実質的にintrinsic)の非単結晶シリコン系半導体層1605、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1606、RFプラズマCVD法で堆積したi型界面層(実質的にintrinsic)の非単結晶シリコン系半導体層1607、第2の導電型の非単結晶シリコン系半導体層1608、透明電極1609、集電電極1610から構成されている。該光起電力素子に対して、光1611は透明電極1609側から照射される。

【0034】図2(b)に示す本発明の光起電力素子は、透明基板を用いたタンデム型構造の一例であり、透明基板1601上に、集電電極1609、透明電極1608、第1導電型の非単結晶シリコン系半導体層1607b、RFプラズマCVD法で堆積したi型界面層(実質的にintrinsic)の非単結晶シリコン系半導体層1606b、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1605b、第2導電型の非単結晶シリコン系半導体層1604b、第1導電型の非単結晶シリコン系半導体層1607a、RFプラズマCVD法で堆積したi型界面層(実質的にintrinsic)の非単結晶シリコン系半導体層1608a、マイクロ波プラズマCVD法で堆積したi型(実質的にintrinsic)の非単結晶シリコン系半導体層1605a、第2導電型の非単結晶シリコン系半導体層1604a、反射増加層1603、光反射層(導電性)1602、導電層(または/及び保護層)1610等から構成されている。

【0035】更に不図示ではあるがp-i-n接合のユニットを3層積層したトリプル型の光起電力素子も本発明の適した光起電力素子である。

【0036】本発明の光起電力素子において、i型層とp型層の界面あるいはi型層とn型層の界面の少なくとも一方に積層したRFプラズマCVD法で形成したi型界面層は、これを積層しない場合に比べると、i型層とp型層の界面あるいはi型層とn型層の界面においてキャリアの再結合の原因となる界面単位を減少させると考えられる。その結果、光起電力素子の変換効率は向上する。

【0037】本発明の光起電力素子において、i型界面層の膜厚は光起電力素子の特性を左右し、5~25nmの範囲内が望ましい。膜厚が5nm以下では、比較的大きな面積(100cm<sup>2</sup>以上)の基板上に均一に膜が堆

8

積しない可能性があり、i型界面層の効果が十分期待できないと考えられる。また、膜厚が25nm以上になるとi型界面層そのものの堆積時間が増加してくるため、光起電力素子全体での堆積時間も増加し、製造コストを考えた場合コストが高くなってしまふ。したがって、i型界面層の膜厚は、光起電力素子の特性が向上する必要十分な厚さで良く、上記の範囲が望ましいものである。

【0038】本発明の光起電力素子のp型層、i型界面層、i型層およびn型層の膜中水素含有量については、p型層、n型層、i型界面層、i型層の順で増加していることが望ましい。即ちp型層およびn型層に関しては、ドーパントのドーピング効率を考えた場合、極めて低い(数十~数百Å)膜で高導電率を得るためには水素含有量はできるだけ少ないことが望ましい。特に、p型層に関しては、一般的にドーピング効率がn型層に比べて低く、良好な膜質を得るためにはn型層に比べてより水素含有量が少ないことが望ましい。

【0039】本発明に適したi型界面層の堆積方法としては、RFプラズマCVD法が挙げられ、特に容量結合型のRFプラズマCVD法が適している。RFプラズマCVD法でi型界面層を堆積する場合、堆積室内の基板温度は100~350℃、圧力は0.1~10Torr、RFパワーは0.05~1.0W/cm<sup>2</sup>、堆積速度は0.01~3nm/secが最適な条件として挙げられる。

【0040】i型層及びi型界面層の特性、導電型を制御するために導入される物質、量及び堆積に用いる原料ガス等は、本発明の堆積膜形成方法で述べた光起電力素子のi型層と同様である。また、本発明の光起電力素子の他の構成要素は前述した通りである。

【0041】続いて、本発明の光起電力素子の連続的製造方法について詳述する。

【0042】本発明の光起電力素子の連続的製造方法を用いて、光起電力素子を作製することにより、前述の諸問題を解決するとともに前述の諸要求を満たし、連続して移動する帯状部材上に、高品質で優れた均一性を有し、欠陥の少ない光起電力素子を作製することができ

る。

【0043】以下に、本発明の光起電力素子を連続的製造方法について詳細を順を追って説明する。

【0044】図6及び7は、本発明の光起電力素子を連続的に作製する方法を用いた製造装置の典型例を示す模式的説明図である。

【0045】図8に示す本発明の連続的製造方法を用いた製造装置例は、帯状部材2001の送り出し及び巻き取り用の真空容器2002及び2003、第1の導電型層作製用真空容器2031、i型層作製用真空容器2051、及び第2の導電型層作製用真空容器2071をガスゲートを介して接続した装置から構成されている。2

(6)

特開平10-183357

9

10

004は帯状部材の送り出し用ボビン、2005は帯状部材の巻き取り用ボビンであり、図中矢印方向に帯状部材が搬送される。もちろんこれは逆転させて搬送することもできる。また、真空容器2002、2003中には帯状部材の表面保護用に用いられる合紙の巻き取り、及び送り込み手段を配設しても良い。前記合紙の材質としては、耐熱性樹脂であるポリイミド系、テフロン系及びグラスウール等が好適に用いられる。2006、2007は張力調整及び帯状部材の位置出しを兼ねた搬送用ローラーである。2008、2009は圧力計、2010、2011はコンダクタンス（パタフライ型）バルブ、2012、2013は排気管であり、それぞれ不図示の排気ポンプに接続されている。2014～2021はゲートガス導入管である。2032、2052、2072はガス導入管であり、それぞれ不図示のガス供給系に接続されている。2033、2053、2073は圧力計、2034、2054、2074は加熱ヒータである。2035、2055、2075はコンダクタンス（パタフライ型）バルブ、2036、2056、2076は排気管であり、それぞれ不図示の排気ポンプに接続されている。2037、2077はカソード電極であり、それぞれ不図示のRF電源とマッチングボックスに接続されている。2057は導波部、2058は誘電体窓で、不図示の導波管を通じて、不図示のマイクロ波電源に接続されている。2059はバイアス電極であり、不図示のバイアス電源に接続されている。

【0046】図7に示す本発明の連続的製造方法を用いた製造装置例は、帯状部材2101の送り出し及び巻き取り用の真空容器2102及び2103、第1の導電型層作製用真空容器2131、1型層作製用真空容器2151、1型界面層作製用真空容器2171及び第2の導電型層作製用真空容器2191をガスゲートを介して接続した装置から構成されている。2104は帯状部材の送り出し用ボビン、2105は帯状部材の巻き取り用ボビンであり、図中矢印方向に帯状部材が搬送される。もちろんこれは逆転させて搬送することもできる。また、真空容器2102、2103中には帯状部材の表面保護用に用いられる合紙の巻き取り、及び送り込み手段を配設しても良い。2106、2107は張力調整及び帯状部材の位置出しを兼ねた搬送用ローラーである。2108、2109は圧力計、2110、2111はコンダクタンス（パタフライ型）バルブ、2112、2113は排気管であり、それぞれ不図示の排気ポンプに接続されている。2114～2123はゲートガス導入管である。2132、2152、2172、2192はガス導入管であり、それぞれ不図示のガス供給系に接続されている。2133、2153、2173、2193は圧力計、2134、2154、2174、2194は加熱ヒータである。2135、2155、2175、2195はコンダクタンス（パタフライ型）バルブ、2136、

2156、2176、2196は排気管であり、それぞれ不図示の排気ポンプに接続されている。2137、2177、2197はカソード電極であり、それぞれ不図示のRF電源とマッチングボックスに接続されている。2157は導波部、2158は誘電体窓で、不図示の導波管を通じて、不図示のマイクロ波電源に接続されている。2159はバイアス電極であり、不図示のバイアス電源に接続されている。

【0047】本発明の光起電力素子の連続的製造装置方法において好適に用いられる帯状部材の材質としては、a-Si膜等の半導体膜作製時に必要とされる温度において変形、歪みが少なく、所望の強度を有し、また、導電性を有するものであることが好ましく、具体的にはステンレススチール、アルミニウム及びその合金、鉄及びその合金、銅及びその合金等の金属の薄板及びその複合体、及びそれらの表面に異種材質の金属薄膜及び/またはSiO<sub>2</sub>、Si<sub>3</sub>N<sub>4</sub>、Al<sub>2</sub>O<sub>3</sub>、AlN等の絶縁性薄膜をスパッタ法、蒸着法、鍍金法等により表面コーティング処理を行ったもの、又、ポリイミド、ポリアミド、ポリエチレンテレフタレート、エポキシ等の耐熱性樹脂製シート又はこれらとガラスファイバー、カーボンファイバー、ホウ素ファイバー、金属繊維等との複合体の表面に金属単体または合金、及び透明導電性酸化物（TCO）等を鍍金、蒸着、スパッタ、塗布等の方法で導電性処理を行ったものが挙げられる。

【0048】また、前記帯状部材の厚さとしては、前記搬送手段による搬送時に作製される湾曲形状が維持される強度を発揮する範囲内であれば、コスト、収納スペース等を考慮して可能な限り薄い方が望ましい。具体的には、好ましくは0.01mm乃至5mm、より好ましくは0.02mm乃至2mm、最適には0.05mm乃至1mmであることが望ましいが、金属等の薄板を用いる場合、厚さを比較的薄くしても所望の強度が得られやすい。

【0049】前記帯状部材の幅については、特に制限されることはなく、半導体膜作製手段、あるいはその容器等のサイズによって決定される。また、前記帯状部材の長さについては、特に制限されることはなく、ロール状に巻き取られる程度の長さであっても良く、長尺のものを溶接等によって更に長尺化したものであっても良い。

【0050】前記帯状部材が金属等の電気導電性である場合には直接電流取り出し用の電極としても良いし、合成樹脂等の電気絶縁性である場合には半導体膜の作製される側の表面にAl、Ag、Pt、Au、Ni、Ti、Mo、W、Fe、V、Cr、Cu、ステンレス、真ちゅう、ニクロム、SnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、ZnO、SnO<sub>2</sub>-In<sub>2</sub>O<sub>3</sub>（ITO）等のいわゆる金属単体又は合金、及び透明導電性酸化物（TCO）を鍍金、蒸着、スパッタ等の方法であらかじめ表面処理を行って電流取り出し用の電極を作製しておくことが望ましい。

11

【0051】前記帯状部材が金属等の非透光性のものである場合、長波光の基板表面上での反射率を向上させるための反射性導電膜を該帯状部材上に作製することが前述のように好ましい。該反射性導電膜の材質として好適に用いられるものとしてAg, Al, Cr等が挙げられる。

【0052】また、基板材質と半導体膜との間での構成元素の相互拡散を防止したり短絡防止用の緩衝層とする等の目的で金属層等を反射性導電膜として、前記基板上の半導体膜が作製される側に設けることが好ましい。該緩衝層の材質として好適に用いられるものとして、ZnOが挙げられる。

【0053】また、前記帯状部材が比較的透明であって、該帯状部材の側から光入射を行う層構成の太陽電池とする場合には前記透明導電性酸化物や金属薄膜等の導電性薄膜をあらかじめ堆積作製しておくことが望ましい。

【0054】本発明の光起電力素子の連続的製造方法において、前記帯状部材の送り出し及び巻き取り用真空容器と半導体膜作製用真空容器を分離独立させ、且つ、前記帯状部材をそれらの中を貫通させて連続的に搬送するにはガスゲート手段が好適に用いられる。該ガスゲート手段の能力としては前記各容器間に生じる圧力差によって、相互に使用している半導体膜作製用原料ガス等の雰囲気拡散させない能力を有することが必要である。

【0055】従って、その基本概念は米国特許第4,438,723号に開示されているガスゲート手段を採用することができるが、更にその能力は改善される必要がある。具体的には、最大10<sup>3</sup>倍程度の圧力差に耐え得ることが必要であり、排気ポンプとしては排気能力の大きい油拡散ポンプ、ターボ分子ポンプ、メカニカルブースターポンプ等が好適に用いられる。また、ガスゲートの断面形状としてはスリット状又はこれに類似する形状であり、その全長及び用いる排気ポンプの排気能力等と合わせて、一般のコンダクタンス計算式を用いてそれらの寸法が計算、設計される。更に、分離能力を高めるためにゲートガスを併用することが好ましく、例えばAr, He, Ne, Kr, Xe, Rn等の希ガス又はH<sub>2</sub>等の半導体膜作製用希ガスが挙げられる。ゲートガス流量としてはガスゲート全体のコンダクタンス及び用いる排気ポンプの能力等によって適宜決定されるが、概ね図8に示したような圧力勾配を作製するようにすれば良い。

【0056】図8において、ガスゲートのほぼ中央部に圧力の最大となるポイントがあるため、ゲートガスはガスゲート中央部から両サイドの真空容器側へ流れ、両サイドの容器間での相互のガス拡散を最小限に抑えることができる。実際には、質量分析計を用いて拡散してくるガス量を測定したり、半導体膜の組成分析を行うことによって最適条件を決定する。

(7)

特開平10-183357

12

【0057】図9及び10は、本発明の方法で作製される光起電力素子の典型例を示す模式的説明図である。

【0058】図9(a)に示す例は、帯状部材2301、下部電極2302、第1の導電型層2303、i型層2304、第2の導電型層2305、上部電極2306、集電電極2307から構成されている。

【0059】図9(b)に示す例は、バンドギャップ及び/又は層厚の異なる2種の半導体層をi型層として用いた光起電力素子2311、2312を2素子積層して構成されたいわゆるタンデム型光起電力素子であり、帯状部材2301、下部電極2302、第1の導電型層2303、i型層2304、第2の導電型層2308、第1の導電型層2309、i型層2310、第2の導電型層2305、上部電極2306、集電電極2307から構成されている。

【0060】図9(c)に示す例は、バンドギャップ及び/又は層厚の異なる3種の半導体層をi型層として用いた光起電力素子2316、2317、2318を3素子積層して構成された、いわゆるトリプル型光起電力素子であり、帯状部材2301、下部電極2302、第1の導電型層2303、i型層2304、第2の導電型層2308、第1の導電型層2309、i型層2310、第2の導電型層2313、第1の導電型層2314、i型層2315、第2の導電型層2305、上部電極2306、集電電極2307から構成されている。

【0061】図10(a)に示す例は、帯状部材2401、下部電極2402、第1の導電型層2403、i型層2404、i型界面層2408、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

【0062】図10(b)に示す例は、帯状部材2401、下部電極2402、第1の導電型層2403、i型界面層2409、i型層2404、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

【0063】図10(c)に示す例は、帯状部材2401、下部電極2402、第1の導電型層2403、i型界面層2409、i型層2404、i型界面層2408、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

【0064】図10(d)に示す例は、バンドギャップ及び/又は層厚の異なる2種の半導体層をi型層として用いた光起電力素子2414、2415を2素子積層して構成されたいわゆるタンデム型光起電力素子であり、帯状部材2401、下部電極2402、第1の導電型層2403、i型層2404、i型界面層2408、第2の導電型層2410、第1の導電型層2411、i型層2412、i型界面層2413、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

50

13

【0065】図10(e)に示す例は、バンドギャップ及び／又は層厚の異なる2種の半導体層をi型層として用いた光起電力素子2414、2415を2素子積層して構成されたいわゆるタンデム型光起電力素子であり、帯状部材2401、下部電極2402、第1の導電型層2403、i型界面層2408、i型層2404、i型界面層2408、第2の導電型層2410、第1の導電型層2411、i型層2412、i型界面層2413、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

【0066】図10(f)に示す例は、バンドギャップ及び／又は層厚の異なる3種の半導体層をi型層として用いた光起電力素子2420、2421、2422を3素子積層して構成された、いわゆるトリプル型光起電力素子であり、帯状部材2401、下部電極2402、第1の導電型層2403、i型層2404、i型界面層2408、第2の導電型層2410、第1の導電型層2411、i型層2412、i型界面層2413、第2の導電型層2416、第1の導電型層2417、i型層2418、i型界面層2419、第2の導電型層2405、上部電極2406、集電電極2407から構成されている。

【0067】以下、これらの光起電力素子の構成について説明する。

#### 【0068】帯状部材

本発明において用いられる帯状部材は、フレキシブルである材質のものが好適に用いられ、導電性のものであっても、また電気絶縁性のものであってもよい。さらに、それらは透光性のものであっても、また非透光性のものであってもよいが、帯状部材の側より光入射が行われる場合には、もちろん透光性であることが必要である。

【0069】具体的には、本発明において用いられる前述した帯状部材を挙げることができ、該帯状部材を用いることにより、作製される光起電力素子の軽量化、強度向上、運搬スペースの低減等が図れる。

#### 【0070】電極

本光起電力素子においては、当該素子の構成形態により適宜の電極が選択使用される。それらの電極としては、下部電極、上部電極（透明電極）、集電電極を挙げることができる。（ただし、ここでいう上部電極とは光の入射側に設けられたものを示し、下部電極とは半導体層を挟んで上部電極に対向して設けられたものを示すこととする。）これらの電極について以下に詳しく説明する。

#### 【0071】(1) 下部電極

本発明において用いられる下部電極としては、上述した帯状部材の材料が透光性であるか否かによって、光起電力発生用の光を照射する面が異なる故（たとえば帯状部材が金属等の非透光性の材料である場合には、図9

(a)で示したごとく透明電極側2308から光起電力

(8)

特開平10-183357

14

発生用の光を照射する）、その設置される場所が異なる。

【0072】具体的には、図9、10のような層構成の場合には帯状部材と第iの導電型層との間に設けられる。しかし、帯状部材が導電性である場合には、該帯状部材が下部電極を兼ねることができる。ただし、帯状部材が導電性であってもシート抵抗値が高い場合には、電流取り出し用の低抵抗の電極として、あるいは基板表面での反射率を高め入射光の有効利用を図る目的で下部電極を設置してもよい。

【0073】電極材料としては、Ag、Au、Pt、Ni、Cr、Cu、Al、Ti、Zn、Mo、W等の金属又はこれらの合金が挙げられ、これ等の金属の薄膜を真空蒸着、電子ビーム蒸着、スパッタリング等で作製する。また、作製された金属薄膜は光起電力素子の出力に対して抵抗成分とならぬように配慮されねばならず、シート抵抗値として好ましくは50Ω以下、より好ましくは10Ω以下であることが望ましい。

【0074】下部電極と第1の導電型層との間に、図中には示されていないが、ZnO等の短絡防止及び拡散防止のための緩衝層を設けても良い。該緩衝層の効果としては下部電極を構成する金属元素が第1の導電型層中へ拡散するのを防止するのみならず、若干の抵抗値をもたせることで半導体層を挟んで設けられた下部電極と透明電極との間にピンホール等の欠陥で発生するショートを防止すること、及び薄膜による多重干渉を発生させ入射された光を光起電力素子内に閉じ込める等の効果を挙げることができる。

#### 【0075】(2) 上部電極（透明電極）

本発明において用いられる透明電極としては太陽や白色蛍光灯等からの光を半導体層内に効率良く吸収させるために光の透過率が85%以上であることが望ましく、さらに、電気的には光起電力素子の出力に対して抵抗成分とならぬようにシート抵抗値は100Ω以下であることが望ましい。このような特性を備えた材料としてSnO<sub>2</sub>、In<sub>2</sub>O<sub>3</sub>、ZnO、CdO、Cd<sub>2</sub>SnO<sub>4</sub>、ITO（In<sub>2</sub>O<sub>3</sub>+SnO<sub>2</sub>）などの金属酸化物や、Au、Al、Cu等の金属を極めて薄く半透明状に成膜した金属薄膜等が挙げられる。透明電極は図9、10においては第2の導電型層の上に積層されるため、互いの密着性の良いものを選ぶことが必要である。これらの作製方法としては、抵抗加熱蒸着法、電子ビーム加熱蒸着法、スパッタリング法、スプレー法等を用いることができ所望に応じて適宜選択される。

#### 【0076】(3) 集電電極

本発明において用いられる集電電極は、透明電極の表面抵抗値を低減させる目的で透明電極上に設けられる。電極材料としてはAg、Cr、Ni、Al、Ag、Au、Ti、Pt、Cu、Mo、W等の金属またはこれらの合金の薄膜が挙げられる。これらの薄膜は積層させて用い

50

15

ることができる。また、半導体層への光入射光量が十分に確保されるよう、その形状及び面積が適宜設計される。

【0077】たとえば、その形状は光起電力素子の受光面に対して一様に広がり、且つ受光面積に対してその面積は好ましくは15%以下、より好ましくは10%以下であることが望ましい。

【0078】また、シート抵抗値としては、好ましくは50Ω以下、より好ましくは10Ω以下であることが望ましい。

#### 【0079】第1及び第2の導電型層

本発明の光起電力素子における第1及び第2の導電型層に用いられる材料としては、シリコン含有の非単結晶半導体が適し、特に水素化/及びハロゲン化アモルファスシリコン（微結晶シリコンを含む）半導体が適するものである。また更に限定すれば、光照射側の導電型層は、アモルファスシリコン中の微結晶シリコンが最適である。微結晶シリコンの粒径は、好ましくは3nm~20nmで有り、最適には3nm~10nmである。

【0080】第1又は第2の導電型層の導電型がn型の場合、第1又は第2の導電型層に含有される添加物としては、周期律表第VA族元素が適している。その中で特にリン(P)、窒素(N)、ヒ素(As)、アンチモン(Sb)が最適である。

【0081】第1又は第2の導電型層の導電型がp型の場合、第1又は第2の導電型層に含有される添加物としては、周期律表第IIIA族元素が適している。その中で特にホウ素(B)、アルミニウム(Al)、ガリウム(Ga)が最適である。第1及び第2の導電型の層厚は、好ましくは1nm~50nm、最適には3nm~10nmである。

【0082】更に、光照射側の導電型層での光吸収をより少なくするためには、非単結晶炭化シリコンを用いるのが最適である。

#### 【0083】i型層及びi型界面層

本発明の光起電力素子におけるi型層及びi型界面層に用いられるシリコン原子を含有する非単結晶材料としてはアモルファスシリコン（微結晶シリコンを含む）が挙げられる。アモルファスシリコンの中でも特に水素化アモルファスシリコン、水素化/及びハロゲン化アモルファスシリコンが適している。

【0084】また更に本発明において、i型層及びi型界面層は、開放電圧を増加させるためには、非単結晶材料としては、アモルファス炭化シリコン（微結晶炭化シリコンを含む）が挙げられる。特に水素化及びハロゲン化したアモルファス炭化シリコンが適している。

【0085】また更に本発明において、i型層及びi型界面層は、長波長感度を向上させ短絡電流を増加させるためには、非単結晶材料としては、アモルファスシリコンゲルマニウム（微結晶シリコンゲルマニウムも含む）

(9)

特開平10-183357

16

が挙げられる。特に水素化及びハロゲン化したアモルファスシリコンゲルマニウムが適している。

【0086】i型層の層厚は、本発明の光起電力素子の特性を左右する重要なパラメータである。i型層の好ましい層厚は100nm~1000nmであり、最適な層厚は200nm~600nmである。また、i型界面層の層厚は、本発明の光起電力素子の特性を左右する重要なパラメータであり、好ましい層厚は5nm~25nmでありi型層の吸収係数や光源のスペクトルを考慮し上記範囲内で設計することが望ましいものである。

10

【0087】本発明者らが鋭意検討を行った結果、この第1及び第2の導電層及びi型界面層を作製するには、100mTorr以上の圧力で、RFグロー放電を行い、i型層を作製するには、50mTorr以下の圧力で、バイアスを印加しながらマイクロ波グロー放電を行うことにより、特性の均一性に優れ、欠陥の少ない光起電力素子を大量生産するのに効果のある作製方法で有ることを見出したものである。現時点においては、前述した効果が得られるメカニズムは完全には解明されてはいないものの、推察するには、第1及び第2の導電層用真空容器とi型層用真空容器との間の圧力を前述の關係にすることにより、ゲートガスの流れのバランスが、各々の真空容器とガスゲートの間で最良の關係となり、更にi型層の作製にバイアスを印加することとあいまって、各々の半導体層作製用真空容器内でのグロー放電が、長時間にわたって均一で安定であることと、ガスゲートを通過する際に、各々の半導体層表面の状況が良好になり、各半導体層間の界面が均一に安定して形成され、接合性が改善されるためと考えられる。

30

【0088】本発明において、第1の導電型層、i型層、i型界面層、第2の導電型層を作製する、RF及びマイクロ波グロー放電分解法に適した原料ガスとして次のものが挙げられる。本発明において使用されるSi供給用の原料ガスとしては、SiH<sub>4</sub>、Si<sub>2</sub>H<sub>6</sub>、Si<sub>3</sub>H<sub>8</sub>、Si<sub>4</sub>H<sub>10</sub>等のガス状態の、またはガス化し得る水素化珪素（シラン類）が有効に使用されるものとして挙げられ、殊に、層作製作業の扱い易さ、Si供給効率の良さ等の点でSiH<sub>4</sub>、Si<sub>2</sub>H<sub>6</sub>が好ましいものとして挙げられる。

【0089】本発明において使用されるハロゲン原子供給用の原料ガスとして有効なのは、多くのハロゲン化合物が挙げられ、例えばハロゲンガス、ハロゲン化物、ハロゲン固化合物、ハロゲンで置換されたシラン誘導体等のガス状態の又はガス化し得るハロゲン化合物が好ましく挙げられる。

【0090】又、更に、シリコン原子とハロゲン原子とを構成元素とするガス状態の又はガス化し得る、ハロゲン原子を含む珪素化合物も有効なものとして本発明においては挙げることができる。

【0091】本発明において好適に使用し得るハロゲン

50

(10)

特開平10-183357

17

18

化合物としては、具体的にはフッ素、塩素、臭素、ヨウ素のハロゲンガス、 $\text{BrF}$ 、 $\text{ClF}$ 、 $\text{ClF}_3$ 、 $\text{BrF}_3$ 、 $\text{BrF}_5$ 、 $\text{IF}_3$ 、 $\text{IF}_5$ 、 $\text{ICl}$ 、 $\text{IBr}$ 等のハロゲン間化合物を挙げることができる。

【0092】ハロゲン原子を含む珪素化合物、いわゆる、ハロゲン原子で置換されたシリコン誘導体としては、具体的には例えば  $\text{SiF}_4$ 、 $\text{Si}_2\text{F}_6$ 、 $\text{SiCl}_4$ 、 $\text{SiBr}_4$  等のハロゲン化珪素が好ましいものとして挙げることができる。

【0093】本発明においては、ハロゲン原子供給用の原料ガスとして上記されたハロゲン化合物或いはハロゲン原子を含む珪素化合物が有効なものとして使用されるものであるが、その他に、 $\text{HF}$ 、 $\text{HCl}$ 、 $\text{HBr}$ 、 $\text{HI}$ 等のハロゲン化水素、 $\text{SiH}_3\text{F}$ 、 $\text{SiH}_3\text{F}_2$ 、 $\text{SiH}_3\text{F}_3$ 、 $\text{SiH}_2\text{F}_2$ 、 $\text{SiH}_2\text{F}$ 、 $\text{SiH}_2\text{Cl}_2$ 、 $\text{SiH}_2\text{Cl}$ 、 $\text{SiH}_2\text{Br}_2$ 、 $\text{SiH}_2\text{Br}$ 等のハロゲン置換水素化珪素、等々のガス状態の或いはガス化し得る、水素原子を構成要素の1つとするハロゲン化物も有効な原料ガスとして挙げることができる。

【0094】これ等の水素原子を含むハロゲン化合物は、層作製の際に作製される層中にハロゲン原子の供給と同時に電気的或いは光電的特性の制御に極めて有効な水素原子も供給されるので、本発明においては好適なハロゲン原子供給用の原料ガスとして使用される。

【0085】本発明において、水素原子供給用の原料ガスとしては、上記の他に $H_2$ 、あるいは $SiH_4$ 、 $SiH_2Cl_2$ 、 $SiHCl_3$ 、 $SiH_2Br_2$ 、 $SiHBr_3$ 等の水素化珪素が挙げられる。

【0096】本発明において、ゲルマニウム原子供給用ガスとしては、 $\text{GeH}_4$ 、 $\text{Ge}_2\text{H}_6$ 、 $\text{Ge}_3\text{H}_8$ 、 $\text{Ge}_4\text{H}_{12}$ 、 $\text{Ge}_5\text{H}_{16}$ 、 $\text{Ge}_6\text{H}_{20}$ 、 $\text{Ge}_7\text{H}_{24}$ 、 $\text{Ge}_8\text{H}_{28}$ 、 $\text{Ge}_9\text{H}_{32}$ 、 $\text{Ge}_{10}\text{H}_{36}$ 、 $\text{Ge}_{11}\text{H}_{40}$ 、 $\text{Ge}_{12}\text{H}_{44}$ 等の水素化ゲルマニウムや、 $\text{GeHF}_3$ 、 $\text{GeH}_2\text{F}_2$ 、 $\text{GeHF}_2$ 、 $\text{GeHCl}_3$ 、 $\text{GeH}_2\text{Cl}_2$ 、 $\text{GeHCl}_2$ 、 $\text{GeHBr}_3$ 、 $\text{GeH}_2\text{Br}_2$ 、 $\text{GeH}_2\text{Br}$ 、 $\text{GeHI}_3$ 、 $\text{GeH}_2\text{I}_2$ 、 $\text{GeH}_2\text{I}$ 等の水素化ハロゲン化ゲルマニウム等の水素原子を構成要素の1つとするハロゲン化合物、 $\text{GeF}_4$ 、 $\text{GeCl}_4$ 、 $\text{GeBr}_4$ 、 $\text{GeI}_4$ 、 $\text{GeF}_3$ 、 $\text{GeCl}_3$ 、 $\text{GeBr}_3$ 、 $\text{GeI}_3$ 等のハロゲン化ゲルマニウム等のゲルマニウム化合物が挙げられる。

【0097】炭素原子供給用の原料となる炭素原子含有化合物としては、例えば炭素数1~4の飽和炭化水素、炭素数2~4のエチレン系炭化水素、炭素数2~3のアセチレン系炭化水素等が挙げられる。

【0098】具体的には、飽和炭化水素としては、メタン ( $\text{CH}_4$ )、エタン ( $\text{C}_2\text{H}_6$ )、プロパン ( $\text{C}_3\text{H}_8$ )、 $n$ -ブタン ( $n\text{-C}_4\text{H}_{10}$ )、ペンタン ( $\text{C}_5\text{H}_{12}$ )、エチレン系炭化水素としては、エチレン ( $\text{C}_2\text{H}_4$ )、プロピレン ( $\text{C}_3\text{H}_6$ )、ブテン-1 ( $\text{C}_4\text{H}_8$ )、ブテン-2 ( $\text{C}_4\text{H}_8$ )、イソブチレン ( $\text{C}_4\text{H}_8$ )、ペンテン ( $\text{C}_5\text{H}_{10}$ )、アセチレン系炭化水素

としては、アセチレン ( $C_2H_2$ )、メチルアセチレン ( $C_3H_4$ )、ブチン ( $C_4H_6$ ) 等が挙げられる。

【0098】SiとCとHとを構成原子とする原料ガスとしては、 $\text{Si}(\text{CH}_3)_4$ 、 $\text{Si}(\text{C}_2\text{H}_5)_4$ 等の硅化アルキルを挙げることができる。

【0100】第ⅠⅠ族原子又は第Ⅴ族原子を含有する層を作製するのにグロー放電を用いる場合、該層作製の原料ガスとなる出発物質は、前記したシリコン原子用の出発物質の中から適宜選択したものに、第ⅠⅠ族原子又は第Ⅴ族原子原子供給用の出発物質が加えられたものである。そのような第ⅠⅠ族原子又は第Ⅴ族原子供給用の出発物質としては、第ⅠⅠ族原子又は第Ⅴ族原子を構成原子とするガス状態の物質又はガス化し得る物質をガス化したものであれば、いずれのものであってもよい。本発明において第ⅠⅠ族原子供給用の出発物質として有効に使用されるものとしては、具体的には硼素原子供給用として、 $B_2H_6$ 、 $B_4H_{10}$ 、 $B_5H_9$ 、 $B$ 、 $H_{11}$ 、 $B_6H_{10}$ 、 $B_6H_{11}$ 、 $B_6H_{12}$ 等の水素化硼素、 $BF_3$ 、 $BCl_3$ 、 $BBr_3$ 等のハロゲン化硼素等を挙げることができるが、その他 $AlCl_3$ 、 $GaCl_3$ 、 $InCl_3$ 、 $TlCl_3$ 等も挙げられることができる。

【0101】本発明において第Ⅴ族原子供給用の出発物質として、有効に使用されるものとしては、具体的には、炭原子供給用としては、 $\text{PH}_3$ 、 $\text{P}_2\text{H}_4$ 等の水素化磷、 $\text{PH}_3\text{I}$ 、 $\text{PF}_3$ 、 $\text{PF}_5$ 、 $\text{PCl}_3$ 、 $\text{PCl}_5$ 、 $\text{PBr}_3$ 、 $\text{PBr}_5$ 、 $\text{PI}_3$ 、 $\text{AsH}_3$ 、 $\text{AsF}_3$ 、 $\text{AsCl}_3$ 、 $\text{AsBr}_3$ 、 $\text{AsF}_5$ 、 $\text{SbH}_3$ 、 $\text{SbF}_3$ 、 $\text{SbF}_5$ 、 $\text{SbCl}_3$ 、 $\text{SbCl}_5$ 、 $\text{BiH}_3$ 、 $\text{BiCl}_3$ 、 $\text{BiBr}_3$ 、 $\text{N}_2$ 、 $\text{NH}_3$ 、 $\text{H}_2\text{NNH}_2$ 、 $\text{HN}_3$ 、 $\text{NH}_4\text{N}_3$ 、 $\text{F}_3\text{N}$ 、 $\text{F}_2\text{N}_2$ 等もあげることができる。

【0102】本発明において、酸素原子供給用ガスとしては、酸素( $O_2$ )、オゾン( $O_3$ )、一酸化窒素( $NO$ )、二酸化窒素( $NO_2$ )、一酸化二窒素( $N_2O$ )、三酸化二窒素( $N_2O_3$ )、四酸化二窒素( $N_2O_4$ )、五酸化二窒素( $N_2O_5$ )、三酸化窒素( $NO_3$ )、シリコン原子( $Si$ )と酸素原子( $O$ )と水素原子( $H$ )とを構成原子とする、例えば、ジシロキサン( $H_2SiOSiH_3$ )、トリシロキサン( $H_3SiOSiH_2OSiH_3$ )等の低級シロキサン等を挙げることができる。

【0103】本発明において、窒素原子供給用ガスとしては、窒素 ( $N_2$ )、アンモニア ( $NH_3$ )、ヒドラジン ( $H_2NNH_2$ )、アジ化水素 ( $HN_3$ )、アンモニウム ( $NH_4N_3$ ) 等のガス状のまたはガス化し得る窒素、窒素物及びアジ化物等の窒素化合物を挙げることができる。その他に、窒素原子の供給に加えて、ハロゲン原子の供給も行えるという点から、三弗化窒素 ( $F_3N$ )、四弗化窒素 ( $F_4N_2$ ) 等のハロゲン化窒素化合物を挙げることができる。

[0104]

【実施例】以下に、本発明の光起電力素子及びその連続

10

20

30

40

50

(11)

特開平10-183357

19

20

的形成方法について詳細に説明するが、本発明はこれに限定されるものではない。

【0105】(実施例1) 図1(a)に示した本発明の光超電力素子、すなわちn型層およびp型層をRFプラズマCVD法で形成し、i型層をμWプラズマCVD法で形成した光超電力素子を作製した。

【0106】図3に原料ガス供給装置1020と堆積装置1100からなるRFプラズマCVD法による光超電力素子の製造装置を示す。

【0107】図3の1071~1076のガスボンベには、本発明の非単結晶シリコン系半導体層を作製するための原料ガスが密封されており、1071はSiH<sub>4</sub>ガス(純度99.999%)ボンベ、1072はH<sub>2</sub>ガス(純度99.9999%)ボンベ、1073はH<sub>2</sub>ガスで10%に希釈されたB<sub>2</sub>H<sub>6</sub>ガス(純度99.99%)、B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>ボンベ、1074はH<sub>2</sub>ガスで10%に希釈されたPH<sub>3</sub>ガス(純度99.99%)、PH<sub>3</sub>/H<sub>2</sub>ボンベ、1075はCH<sub>4</sub>ガス(純度99.9999%)ボンベ、1076はGeH<sub>4</sub>ガス(純度99.99%)ボンベである。また、あらかじめ、ガスボンベ1071~1076を取り付ける際に、各々のガスを、バルブ1051~1056から流入バルブ1031~1036のガス配管内に導入してある。

【0108】図中1704は導電性基板であり、50mm角、厚さ1mmのステンレス(SUS430BA)製で、表面に鏡面加工を施して、スパッタリング法により、反射層として銀薄膜を100nm蒸着し、更に、導電性基板上に透明導電層としてスパッタリング法により、ZnO薄膜を1μm蒸着してある。

【0109】まず、ガスボンベ1071よりSiH<sub>4</sub>ガス、ガスボンベ1072よりH<sub>2</sub>ガス、ガスボンベ1073よりB<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>ガス、ガスボンベ1074よりPH<sub>3</sub>/H<sub>2</sub>ガス、ガスボンベ1075よりCH<sub>4</sub>ガス、ガスボンベ1076よりGeH<sub>4</sub>ガスを、バルブ1051~1056を開けて導入し、圧力調整器1061~1066により各ガス圧力を約2Kg/cm<sup>2</sup>に調整した。

【0110】次に、流入バルブ1031~1036、堆積室1701のリークバルブ1709が閉じられていることを確認し、また、流出バルブ1041~1046、補助バルブ1708が開かれていることを確認して、コンダクタンス(パタフライ型)バルブ1707を全開にして、不図示の真空ポンプにより堆積室1701及びガス配管内を排気し、真空計1706の読みが約1×10<sup>-4</sup>Torrになった時点で補助バルブ1708、流出バルブ1041~1046を閉じた。

【0111】次に、流入バルブ1031~1036を徐々に開けて、各々のガスをマスフローコントローラー1021~1026内に導入した。

【0112】以上のようにして成膜の準備が完了した後、基板1704上に、まず第1の導電型層としてn型

層の成膜を行った。

【0113】n型層を作製するには、基板1704を加熱ヒーター1705により350℃に加熱し、流出バルブ1041、1042、1044を徐々に開いて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガス、PH<sub>3</sub>/H<sub>2</sub>ガスをガス導入管1703を通じて堆積室1701内に流入させた。この時、SiH<sub>4</sub>ガス流量が2sccm、H<sub>2</sub>ガス流量が40sccm、PH<sub>3</sub>/H<sub>2</sub>ガス流量が1sccmとなるように各々のマスフローコントローラー1021、1022、1024で調整した。堆積室1701内の圧力は、1Torrとなるように真空計1706を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を5mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、透明導電層上にn型層の作製を開始し、層厚10nmのn型層を作製したところでRFグロー放電を止め、流出バルブ1041、1042、1044及び補助バルブ1708を開いて、堆積室1701内へのガス流入を止め、n型層の作製を終えた。

【0114】次に、n型層形成時に使用した原料ガス供給系1020とi型層形成用の堆積装置100からなる図15(a)に示したμWプラズマCVD法による堆積膜形成装置を用い、i型層をn型層上に形成した。

【0115】図15(a)において、成膜装置100は、堆積室101、マイクロ波導入用の誘電体窓102、ガス導入管103、基板104、加熱ヒーター105、真空計106、コンダクタンスバルブ107、補助バルブ108、リークバルブ109、マイクロ波導入用の導波部110、RFエネルギー供給用のバイアス電源111、プラズマにRFエネルギーを供給するためのバイアス棒112及びメッシュ113等から構成されている。また原料ガス供給装置1020は、原料ガス導入用の導入バルブ1041~1046、マスフローコントローラー1021~1026、マスフローコントローラーの1次バルブ1031~1036、圧力調整器1061~1066、ボンベのバルブ1051~1056、原料ガスボンベ1071~1076等から構成されている。

【0116】図中104はRFプラズマCVD法でn型層が形成された導電性基板である。ガスボンベ1071~1076の各ガスボンベには、n型層形成時と同じ原料ガスが密封されており、n型層形成時と同様の操作手順により各ガスをマスフローコントローラー1021~1026内に導入した。

【0117】以上のようにして成膜の準備が完了した後、基板104上に、i型層の成膜を行なった。

【0118】i型層を作製するには、基板104を加熱ヒーター105により350℃に加熱し、流出バルブ1041、1042及び補助バルブ108を徐々に開けて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガスをガス導入管103を通じて

50

(12)

特開平10-183357

21

堆積室101内に流入させた。この時、 $\text{SiH}_4$ ガス流量が200 sccm、 $\text{H}_2$ ガス流量が200 sccmとなるように各々のマスフローコントローラー1021、1022で調整した。堆積室101内の圧力は、5 mTorrとなるように真空計108を見ながらコンダクタンスバルブ107の開口を調整した。次に、バイアス電源のRFバイアスを100 mW/cm<sup>2</sup>、直流バイアスを基板104に対して70 Vに設定し、バイアス棒112に印加した。その後、不図示の $\mu\text{W}$ 電源の電力を100 mW/cm<sup>2</sup>に設定し、不図示の導波管、導波部110及び誘電体窓102を通じて堆積室101内に $\mu\text{W}$ 電力を導入し、 $\mu\text{W}$ グロー放電を生起させ、n型層上にi型層の作製を開始し、層厚400 nmのi型層を作製したところで $\mu\text{W}$ グロー放電を止め、バイアス電源111の出力を切り、i型層の作製を終えた。

【0119】次に、p型層をRFプラズマCVD法でi型層上に形成した。n型層形成時に使用した図3に示す原料ガス供給装置1020と堆積装置1700からなるRFプラズマCVD法による製造装置により、i型層上にp型層を形成した。

【0120】図中1704は、前述したようにRFプラズマCVD法でn型層を、 $\mu\text{W}$ プラズマCVD法でi型層を順次形成してある導電性基板である。

【0121】図中、ガスボンベ1071~1076の各ガスボンベには、n型層形成時と同じ原料ガスが密封されており、n型層形成時と同様の操作手順により各ガスをマスフローコントローラー1021~1026内に導入した。

【0122】以上のようにして成膜の準備が完了した後、基板1704上に、p型層の成膜を行なった。

【0123】p型層を作製するには、基板1704を加熱ヒーター1705により250℃に加熱し、流出バルブ1041~1043及び補助バルブ1708を徐々に開いて、 $\text{SiH}_4$ ガス、 $\text{H}_2$ ガス、 $\text{B}_2\text{H}_6/\text{H}_2$ ガスをガス導入管1708を通じて堆積室1701内に流入させた。この時、 $\text{SiH}_4$ ガス流量が1 sccm、 $\text{H}_2$ ガス流量が100 sccm、 $\text{B}_2\text{H}_6/\text{H}_2$ ガス流量が1 sccmとなるように各々のマスフローコントローラー1021~1023で調整した。堆積室1701内の圧力は、1 Torrとなるように真空計1706を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を200 mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、i型層上にp型層の作製を開始し、層厚5 nmのp型層を作製したところでRFグロー放電を止め、流出バルブ1041~1043及び補助バルブ1708を閉じて、堆積室1701内へのガス流入を止め、p型層の作製を終えた。

【0124】それぞれの層を作製する際に、必要なガス

22

以外の流出バルブ1041~1046は完全に閉じられていることは云うまでもなく、また、それぞれのガスが堆積室1001内、流出バルブ1041~1046から堆積室1001に至る配管内に残留することを避けるために、流出バルブ1041~1046を閉じ、補助バルブ1008を開き、さらにコンダクタンスバルブ1007を全開にして、系内を一旦高真空に排気する操作を必要に応じて行う。

【0125】また、導電性基板をn型層形成後i型層形成用堆積室へ導入するとき、およびi型層形成後p型層形成用堆積室へ導入するときには、不図示ではあるがそれぞれ大気雰囲気中に曝すことなく各堆積室へ導入できる装置構造を持っている。

【0126】次に、図16に示す真空蒸着法の製造装置により、p型層上に透明電極を作製した。

【0127】真空蒸着装置は図18に模式的に示すように、堆積室401、基板402、加熱ヒーター403、蒸着源404、コンダクタンスバルブ409、ガス導入バルブ410及びマスフローコントローラー411等から構成されている。

【0128】図中402はn型層、i型層及びp型層が形成されている導電性基板である。404は、組成がインジウム、(In)、錫(Sn)のモル比で、1:1からなる蒸着源である。410はガス導入バルブであり、不図示の $\text{O}_2$ ガスボンベに接続されている。

【0129】まず、加熱ヒーター403により基板402を180℃に加熱し、堆積室401内を不図示の真空ポンプにより排気し、真空計408の読みが約 $1 \times 10^{-4}$  Torrになった時点で、ガス導入バルブ510を徐々に開いて $\text{O}_2$ ガスを堆積室401内に流入させた。この時、 $\text{O}_2$ ガス流量が10 sccmとなるように、マスフローコントローラー511で調整し、堆積室401内の圧力が0.3 mTorrとなるように、真空計408を見ながらコンダクタンスバルブ(バタフライ型)409の開口を調整した。その後、AC電源406より加熱ヒーター405に電力を供給し、蒸着源404を加熱し、次に、シャッター407を開けて、基板402上に透明電極の作製を開始し、層厚70 nmの透明電極を作製したところでシャッター407、AC電源406の出力を切り、ガス導入バルブ410を閉じて、堆積室401内へのガス流入を止め、透明電極の作製した。

【0130】その後、透明電極上に集電電極として、銀ペースト(デュボン社製5007)を厚さ20  $\mu\text{m}$ スクリーン印刷(フジオカ製作所製FS-4040-ALL)し、光起電力素子を作製した(No. 実-1)。以上の光起電力素子の作製条件を表1に示す。

【0131】(比較例1-1)光電変換層であるn型層、i型層およびp型層の全てをRFプラズマCVD法によって光起電力素子を作製した。

【0132】まず、実施例1と同じ作製条件で、基板上

23

に反射層および透明導電層を形成した導電性基板を作製した。

【0133】図3に示すように、実施例1においてn型層及びp型層の形成に用いたものと同様の原料ガス供給装置1020と堆積装置1700からなるRFプラズマCVD法による製造装置を用いて、前述の導電性基板上にn型層、i型層、p型層を順次形成した。図中1704は、前述した導電性基板である。ガスボンベ1071～1078の各ガスボンベには、実施例1と同じ原料ガスが密封されており、実施例12と同様の操作手順により各ガスをマスフローコントローラー1021～1026内に導入した。

【0134】以上のようにして成膜の準備が完了した後、基板1704上に、n型層、i型層、p型層の成膜を行なった。

【0135】n型層の形成には実施例1と同様な手法を用いて製作した。

【0136】次に、i型層を形成するには、基板1704を加熱ヒーター1705により300℃に加熱し、流出バルブ1041、1042及び補助バルブ1708を徐々に開いて、 $\text{SiH}_4$ ガス、 $\text{H}_2$ ガスをガス導入管1709を通じて堆積室1701内に流入させた。この時、 $\text{SiH}_4$ ガス流量が2 sccm、 $\text{H}_2$ ガス流量が40 sccmとなるように各々のマスフローコントローラー1021、1022で調整した。堆積室1701内の圧力は、1 Torrとなるように真空計1706を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を40 mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、n型層上にi型層の作製を開始し、層厚400 nmのi型層を作製したところでRFグロー放電を止め、i型層の作製を終えた。

【0137】次に、p型層の形成には実施例1と同様な手法を用いて製作した。

【0138】それぞれの層を作製する際に、必要なガス以外の流出バルブ1041～1046は完全に閉じられていることは言うまでもなく、また、それぞれのガスが堆積室1701内、流出バルブ1041～1046から堆積室1701に至る配管内に残留することを避けるために、流出バルブ1041～1046を閉じ、補助バルブ1708を開き、さらにコンダクタンスバルブ1707を全開にして、系内を一旦高真空に排気する操作を必要に応じて行う。

【0139】次に、p型層上に、実施例1と同様にして、透明電極及び集電電極を形成し、光起電力素子を作製した(No. 比-1-1)。以上の、光起電力素子の作製条件を表2に示す。

【0140】実施例1(No. 実-1)及び比較例1-1(No. 比-1-1)で作製した光起電力素子の初期

(13)

特開平10-183357

24

特性の測定を行なった。初期特性の測定は、実施例1

(No. 実-1)および比較例1-1(No. 比-1-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)光照射下に設置して、V-I特性を測定することにより得られる、光電変換効率により行った。【0141】測定の結果、比較例1-1(No. 比-1-1)の光起電力素子に対して、実施例1(No. 実-1)の光起電力素子は、光電変換効率が1.42倍優れていた。

【0142】更に、実施例1(No. 実-1)及び比較例1-1(No. 比-1-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)に400 nmの干渉フィルターを取り付けて得られる短波長光照射下に設置し、V-I特性を測定することにより得られる曲線因子により、光起電力素子における、i型層のp型層側(光入射側)での電界の印加の程度を測定した。測定の結果、比較例1-1(No. 比-1-1)の光起電力素子に対して、実施例1(No. 実-1)の光起電力素子は、曲線因子が1.27倍優れていた。

【0143】以上の測定結果より、本実施例の光起電力素子(No. 実-1)が、従来の光起電力素子(No. 比-1-1)に対して、優れた特性を有することが判明し、本発明の効果が実証された。

【0144】(比較例1-2)実施例1と同様の反射層および透明導電層を形成した導電性基板上に、表3に示す条件であること以外は実施例1と同様の方法で、n型層、i型層およびp型層を積層した。その上に実施例1と同様に、透明電極および集電電極を形成し、光起電力素子を作製した(No. 比-1-2)。

【0145】実施例1(No. 実-1)および比較例1-2(No. 比-1-2)で作製した光起電力素子の初期特性の測定を行なった。初期特性の測定は、実施例1(No. 実-1)および比較例1-2(No. 比-1-2)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)光照射下に設置して、V-I特性を測定することにより得られる、光電変換効率により行った。測定の結果、比較例1-2(No. 比-1-2)の光起電力素子に対して、実施例1(No. 実-1)の光起電力素子は、光電変換効率が1.18倍優れていた。

【0146】更に、実施例1(No. 実-1)及び比較例1-2(No. 比-1-2)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)に400 nmの干渉フィルターを取り付けて得られる短波長光照射下に設置し、V-I特性を測定することにより得られる、曲線因子により、光起電力素子におけるi型層のp型層側(光入射側)での電界の印加の程度を測定した。測定の結果、比較例1-2(No. 比-1-2)の光起電力素子に対して、実施例1(No. 実-1)の光起電力素子は、曲線因子が1.09倍優れていた。

【0147】(比較例1-3)実施例1と同様の条件

10

20

30

40

50

(14)

特開平10-183357

25

26

で、n型層、i型層、p型層を、また比較例1-1と同様の条件でi型層を高抵抗単結晶シリコン基板（比抵抗 $100\Omega\text{cm}$ ）上にそれぞれ膜厚で $1\mu\text{m}$ 堆積した。これらの試料の膜中水素量を測定し、比較した。

【0148】膜中水素量の定量には、フーリエ変換赤外吸収分光計（PERKINELMER社製FT-IR1720-X）を用いて、 $2000\text{cm}^{-1}$ 付近のSiHストレッチングモードあるいは $2100\text{cm}^{-1}$ 付近のSiH<sub>2</sub>ストレッチングモードによる赤外吸収係数の積分強度の総計から算出した。

【0149】測定の結果、実施例1のμWプラズマCVD法で形成したi型層は、実施例1のRFプラズマCVD法で形成したn型層に比べて膜中水素量が約1.6倍多いこと、p型層に比べて約1.8倍多いことがわかった。一方、比較例1-1のμWプラズマCVD法で形成したi型層は、実施例1のRFプラズマCVD法で形成したn型層に比べて膜中水素量が約0.8倍だった。また、p型層に比べて約0.89倍であることがわかった。

【0150】以上の測定結果より、μWプラズマCVD法で形成した膜の水素含有量は、RFプラズマCVD法で形成した膜よりも多い場合にのみ、光起電力素子は優れた特性を示すことが判明し、本発明の効果が実証された。

【0151】（実施例2）i型層の堆積速度を変化させて光電変換効率の堆積速度依存性を評価した。

【0152】実施例1と同様の反射層および透明導電層を形成した導電性基板上に、実施例1と同様の条件でn型層を形成し、その上に表4に示すように投入する高周波パワーを変えて堆積速度を変化させ、その他の条件は実施例1と同様のμWプラズマCVD法および比較例1-1と同様のRFプラズマCVD法でi型層を形成した。その上に実施例1と同様にして、透明電極および集電電極を形成し、光起電力素子を製作した（No. 実-2-1~10）。

【0153】これらの試料について、実施例1と同様な測定を行った。結果を表4及び図10に示す。表4及び図10が示すように堆積速度が $2\text{nm}/\text{sec}$ 以上の領域ではμWプラズマCVD法でi型層を形成した光起電力素子（No. 実-2-2~5）は、RFプラズマCVD法でi型層を形成した光起電力素子（No. 実-2-8~10）に対して、極めて優れた光電変換効率を示すことが判明した。

【0154】（実施例3）図2（a）に示した本発明の光起電力素子、すなわちn型層およびp型層をRFプラズマCVD法で形成し、i型層をμWプラズマCVD法で形成し、i型層とn型層の界面およびi型層とp型層との界面にRFプラズマCVD法で形成したi型界面層を挿入した構造の光起電力素子を作製した。

【0155】図3に原料ガス供給装置1020と堆積装置1700からなるRFプラズマCVD法による光起電

力素子の製造装置を示す。

【0156】図中の1071~1076のガスボンベには、実施例1と同様のガスが封入されている。また、あらかじめ、ガスボンベ1071~1076を取り付ける際に、各々のガスを、バルブ1051~1058から流入バルブ1031~1036のガス配管内に導入してある。

【0157】図中1704は導電性基板であり、 $50\text{mm}$ 角、厚さ $1\text{mm}$ のステンレス（SUS430BA）製で、表面に鏡面加工を施して、スパッタリング法により、反射層として銀薄膜を $100\text{nm}$ 蒸着し、更に、導電性基板上に透明導電層としてスパッタリング法により、ZnO薄膜を $1\mu\text{m}$ 蒸着してある。

【0158】まず、ガスボンベ1071よりSiH<sub>4</sub>ガス、ガスボンベ1072よりH<sub>2</sub>ガス、ガスボンベ1073よりB<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>ガス、ガスボンベ1074よりPH<sub>3</sub>/H<sub>2</sub>ガス、ガスボンベ1075よりCH<sub>4</sub>ガス、ガスボンベ1076よりGeH<sub>4</sub>ガスを、バルブ1051~1058を開けて導入し、圧力調整器1061~1066により各ガス圧力を約 $2\text{kg}/\text{cm}^2$ に調整した。

【0159】次に、流入バルブ1031~1036、堆積室1701のリークバルブ1709が閉じられていることを確認し、また、流出バルブ1041~1046、補助バルブ1708が開かれていることを確認して、コンダクタンス（バタフライ型）バルブ1707を全開にして、不図示の真空ポンプにより堆積室1701及びガス配管内を排気し、真空計1708の読みが約 $1\times 10^{-4}\text{Torr}$ になった時点で補助バルブ1708、流出バルブ1041~1046を閉じた。

【0160】次に、流入バルブ1031~1036を徐々に開けて、各々のガスをマスフローコントローラー1021~1028内に導入した。

【0161】以上のようにして成膜の準備が完了した後、基板1704上に、n型層の成膜を行った。

【0162】n型層を作製するには、基板1704を加熱ヒーター1705により $350^\circ\text{C}$ に加熱し、流出バルブ1041、1042、1044を徐々に開いて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガス、PH<sub>3</sub>/H<sub>2</sub>ガスをガス導入管1703を通じて堆積室1701内に流入させた。この時、SiH<sub>4</sub>ガス流量が $2\text{scm}$ 、H<sub>2</sub>ガス流量が $40\text{scm}$ 、PH<sub>3</sub>/H<sub>2</sub>ガス流量が $1\text{scm}$ となるように各々のマスフローコントローラー1021、1022、1024で調整した。堆積室1701内の圧力は、 $1\text{Torr}$ となるように真空計1708を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を $5\text{mW}/\text{cm}^2$ に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、透明導電層上にn型層の作製を開始し、層厚 $10\text{nm}$ のn型層を作製したところでRFグロー放電を止め、流出バルブ10

50

(15)

特開平10-183357

27

41, 1042, 1044及び補助バルブ1708を閉じて、堆積室1701内へのガス流入を止め、n型層の作製を終えた。

【0163】次に、n型層上にi型界面層をRFプラズマCVD法で形成した。

【0164】i型界面層を形成するには、基板1704を加熱ヒーター1705により300℃に加熱し、流出バルブ1041, 1042及び補助バルブ1708を徐々に開いて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガスをガス導入管1703を通じて堆積室1701内に流入させた。この時、SiH<sub>4</sub>ガス流量が2sccm、H<sub>2</sub>ガス流量が20sccmとなるように各々のマスフローコントローラー1021, 1022で調整した。堆積室1701内の圧力は、1Torrとなるように真空計1708を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を5mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、n型層上にi型界面層の作製を開始し、層厚20nmのi型界面層を作製したところでRFグロー放電を止め、i型界面層の作製を終えた。

【0165】次に、n型層形成時に使用した原料ガス供給系1020とi型層形成用の堆積装置100からなる図15(a)の堆積膜形成装置を用い、i型層をi型界面層上に形成した。

【0166】図中104はRFプラズマCVD法でn型層およびi型界面層が形成された導電性基板である。図中、ガスボンベ1071~1076の各ガスボンベには、n型層形成時と同じ原料ガスが密封されており、n型層形成時と同様の操作手順により各ガスをマスフローコントローラー1021~1026内に導入した。

【0167】以上のようにして成膜の準備が完了した後、基板104上に、i型層の成膜を行なった。

【0168】i型層を作製するには、基板104を加熱ヒーター105により300℃に加熱し、流出バルブ1041, 1042及び補助バルブ108を徐々に開けて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガスをガス導入管103を通じて堆積室101内に流入させた。この時、SiH<sub>4</sub>ガス流量が200sccm、H<sub>2</sub>ガス流量が200sccmとなるように各々のマスフローコントローラー1021, 1022で調整した。堆積室101内の圧力は、5mTorrとなるように真空計106を見ながらコンダクタンスバルブ107の開口を調整した。次に、バイアス電源のRFバイアスを100mW/cm<sup>2</sup>、直流バイアスを基板104に対して70Vに設定し、バイアス棒112に印加した。その後、不図示のμW電源の電力を100mW/cm<sup>2</sup>に設定し、不図示の導波管、導波部110及び誘電体窓102を通じて堆積室101内にμW電力を導入し、μWグロー放電を生起させ、i型界面層上にi型層の作製を開始し、層厚400nmのi型層を作

28

製したところでμWグロー放電を止め、バイアス電源111の出力を切り、i型層の作製を終えた。

【0169】次に、i型層上にi型界面層をRFプラズマCVD法で形成した。このi型界面層を形成するには、n型層とi型層との間のi型界面層と同様の方法を用いた。基板1704を加熱ヒーター1705により250℃に加熱し、流出バルブ1041, 1042及び補助バルブ1708を徐々に開いて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガスをガス導入管1703を通じて堆積室1701内に流入させた。

【0170】この時、SiH<sub>4</sub>ガス流量が2sccm、H<sub>2</sub>ガス流量が20sccmとなるように各々のマスフローコントローラー1021~1022で調整した。堆積室1701内の圧力は、1Torrとなるように真空計1708を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を5mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、n型層上にi型界面層の作製を開始し、層厚20nmのi型界面層を作製したところでRFグロー放電を止め、i型界面層の作製を終えた。

【0171】次に、p型層をRFプラズマCVD法でi型界面層上に形成した。n型層形成時に使用した図17に示す原料ガス供給装置1020と堆積装置1700からなるRFプラズマCVD法による製造装置により、i型界面層上にp型層を形成した。図中1704は、前述したようにRFプラズマCVD法でn型層およびi型界面層を、その上にμWプラズマCVD法でi型層を、その上にRFプラズマCVD法でi型界面層を順次形成してある導電性基板である。図中、ガスボンベ1071~1076の各ガスボンベには、n型層形成時と同じ原料ガスが密封されており、n型層形成時と同様の操作手順により各ガスをマスフローコントローラー1021~1026内に導入した。

【0172】以上のようにして成膜の準備が完了した後、基板1704上に、p型層の成膜を行なった。p型層を作製するには、基板1704を加熱ヒーター1705により250℃に加熱し、流出バルブ1041~1043及び補助バルブ1708を徐々に開いて、SiH<sub>4</sub>ガス、H<sub>2</sub>ガス、B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>ガスをガス導入管1703を通じて堆積室1701内に流入させた。この時、SiH<sub>4</sub>ガス流量が1sccm、H<sub>2</sub>ガス流量が100sccm、B<sub>2</sub>H<sub>6</sub>/H<sub>2</sub>ガス流量が1sccmとなるように各々のマスフローコントローラー1021~1023で調整した。堆積室1701内の圧力は、1Torrとなるように真空計1708を見ながらコンダクタンスバルブ1707の開口を調整した。その後、不図示のRF電源の電力を200mW/cm<sup>2</sup>に設定し、RFマッチングボックス1712を通じてカソード1702にRF電力を導入し、RFグロー放電を生起させ、i型界面層上に

(16)

29

p型層の作製を開始し、層厚5 nmのp型層を作製したところでRFグロー放電を止め、流出バルブ1041~1043及び補助バルブ1708を閉じて、堆積室1701内へのガス流入を止め、p型層の作製を終えた。

【0173】それぞれの層を作製する際に、必要なガス以外の流出バルブ1041~1046は完全に閉じられていることは云うまでもなく、また、それぞれのガスが堆積室内、流出バルブ1041~1046から堆積室に至る配管内に残留することを避けるために、流出バルブ1041~1046を閉じ、補助バルブを開き、さらにコンダクタンスバルブを全開にして、系内を一旦高真空に排気する操作を必要に応じて行う。

【0174】また、導電性基板をi型界面層形成後i型層形成用堆積室へ導入するとき、およびi型層形成後i型界面層形成用堆積室へ導入するときには、不図示ではあるがそれぞれ大気雰囲気中に曝すことなく各堆積室へ導入できる装置構造を持っている。

【0175】次に、図16に示す真空蒸着法の製造装置により、p型層上に透明電極を作製した。図中402はn型層、i型層およびp型層が形成されている導電性基板である。図中404は、組成がインジウム(In)、錫(Sn)のモル比で、1:1からなる蒸着源である。図中410はガス導入バルブであり、不図示のO<sub>2</sub>ガスポンプに接続されている。

【0176】まず、加熱ヒーター403により基板402を180℃に加熱し、堆積室401内を不図示の真空ポンプにより排気し、真空計408の読みが約 $1 \times 10^{-4}$  Torrになった時点で、ガス導入バルブ510を徐々に開いてO<sub>2</sub>ガスを堆積室401内に流入させた。この時、O<sub>2</sub>ガス流量が10 sccmとなるように、マスフローコントローラー511で調整し、堆積室401内の圧力が0.3 mTorrとなるように、真空計408を見ながらコンダクタンスバルブ(バタフライ型)409の開口を調整した。その後、AC電源406より加熱ヒーター405に電力を供給し、蒸着源404を加熱し、次に、シャッター407を開けて、基板402上に透明電極の作製を開始し、層厚70 nmの透明電極を作製したところでシャッター407、AC電源406の出力を切り、ガス導入バルブ410を閉じて、堆積室401内へのガス流入を止め、透明電極の作製した。

【0177】その後、透明電極上に集電電極として、銀ペースト(デュボン社製5007)を厚さ20 μmスクリーン印刷(フジオカ製作所製FS-4040-AL)し、光起電力素子を作製した(No. 実-3)。以上の光起電力素子の作製条件を表5に示す。

【0178】実施例3(No. 実-3)と、光電変換層(n, i, p型層)の全てをRFプラズマCVD法で作製した比較例1-1の光起電力素子(No. 比-1-1)の初期特性の測定を行なった。

【0179】初期特性の測定は、実施例3(No. 実-

特開平10-183357

30

3)および比較例1-1(No. 比-1-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)光照射下に設置して、V-I特性を測定することにより得られる、光電変換効率により行った。測定の結果、比較例1-1(No. 比-1-1)の光起電力素子に対して、実施例3(No. 実-3)の光起電力素子は、光電変換効率が1.4倍優れていた。

【0180】更に、実施例3(No. 実-3)及び比較例1-1(No. 比-1-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)に400 nmの干渉フィルターを取り付けて得られる短波長光照射下に設置し、V-I特性を測定することにより得られる、曲線因子により、光起電力素子における、i型層のp型層側(光入射側)での電界の印加の程度を測定した。測定の結果、比較例1-1(No. 比-1-1)の光起電力素子に対して、実施例3(No. 実-3)の光起電力素子は、曲線因子が1.30倍優れていた。

【0181】以上の測定結果より、本発明の光起電力素子(No. 実-3)が、従来の光起電力素子(No. 比-1-1)に対して、優れた特性を有することが判明し、本発明の効果が実証された。

【0182】(比較例3-1)実施例3と同様の反射層および透明導電層を形成した導電性基板上に、表6に示す条件であること以外は実施例3と同様の方法で、n型層、i型界面層、i型層、i型界面層およびp型層を積層した。その上に実施例3と同様にして、透明電極および集電電極を形成し、光起電力素子を作製した(No. 比-3-1)。

【0183】実施例3(No. 実-3)および比較例3-1(No. 比-3-1)で作製した光起電力素子の初期特性の測定を行なった。

【0184】初期特性の測定は、実施例3(No. 実-3)および比較例3-1(No. 比-3-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)光照射下に設置して、V-I特性を測定することにより得られる、光電変換効率により行った。

【0185】測定の結果、比較例3-1(No. 比-3-1)の光起電力素子に対して、実施例3(No. 実-3)の光起電力素子は、光電変換効率が1.18倍優れていた。

【0186】更に、実施例3(No. 実-3)及び比較例3-1(No. 比-3-1)で作製した光起電力素子を、AM-1.5(100 mW/cm<sup>2</sup>)に400 nmの干渉フィルターを取り付けて得られる短波長光照射下に設置し、V-I特性を測定することにより得られる、曲線因子により、光起電力素子における、i型層のp型層側(光入射側)での電界の印加の程度を測定した。測定の結果、比較例3-1(No. 比-3-1)の光起電力素子に対して、実施例3(No. 実-3)の光起電力素子は、曲線因子が1.12倍優れていた。

31

【0187】(比較例3-2) 実施例3と同様の条件で、n型層、i型界面層、i型層、p型層を、また比較例3-1と同様の条件でi型層を高抵抗単結晶シリコン基板(比抵抗 $100\Omega\text{cm}$ )上にそれぞれ膜厚で $1\mu\text{m}$ 堆積した。これらの試料の膜中水素量を測定し、比較した。

【0188】膜中水素量の定量には、フーリエ変換赤外吸収分光計(PERKIN ELMER社製FT-1R 1720-X)を用いて、 $2000\text{cm}^{-1}$ 付近のSiHストレッチングモードあるいは $2100\text{cm}^{-1}$ 付近のSiH<sub>2</sub>ストレッチングモードによる赤外吸収係数の積分強度の総計から算出した。

【0189】測定の結果、実施例3の $\mu\text{W}$ プラズマCVD法で形成したi型層は、実施例3のRFプラズマCVD法で形成したi型界面層に比べて膜中水素量が1.21倍多いこと、n型層に比べて1.84倍多いこと、p型層に比べて1.79倍多いことがわかった。一方、比較例3-1の $\mu\text{W}$ プラズマCVD法で形成したi型層は、実施例3のRFプラズマCVD法で形成したi型界面層に比べて膜中水素量が0.81倍だった。また、n型層に比べて膜中水素量が0.87倍であり、p型層に比べて0.92倍であることがわかった。

【0190】以上の測定結果より、 $\mu\text{W}$ プラズマCVD法で形成した膜の水素含有量は、RFプラズマCVD法で形成した膜よりも多い場合にのみ、光起電力素子は優れた特性を示すことが判明した。

【0191】(実施例4) i型層の堆積速度を変化させて光電変換効率の堆積速度依存性を評価した。

【0192】実施例3と同様の反射層および透明導電層を形成した導電性基板上に、実施例3と同様の条件でn型層およびi型界面層を形成し、その上に表7に示すように投入する高周波パワーを変えて堆積速度を変化させ、その他の条件は実施例3と同様の $\mu\text{W}$ プラズマCVD法および比較例1-1と同様のRFプラズマCVD法でi型層を形成した。その上に実施例3と同様にして、i型界面層、p型層、透明電極および集電電極の順で形成し、光起電力素子を製作した(No. 実-4-1~10)。i型界面層の膜厚はそれぞれ $10\text{nm}$ とした。

【0193】実施例3と同様の測定を行った結果を表7に示す。この結果によると、堆積速度が $2\text{nm}/\text{sec}$ 以上の領域では $\mu\text{W}$ プラズマCVD法でi型層を形成した光起電力素子(No. 実-4-2~5)は、RFプラズマCVD法でi型層を形成した光起電力素子(No. 実-4-8~10)に対して、極めて優れた光電変換効率を示すことが判明した。

【0194】(実施例5) i型界面層の膜厚を変えて光電変換効率の変化を調べた。

【0195】実施例3と同様の反射層および透明導電層を形成した導電性基板上に、実施例3と同様の条件でn型層、i型界面層、i型層、i型界面層およびp型層の

(17)

特開平10-183357

32

順で形成し、その上に、透明電極および集電電極を形成し、光起電力素子を製作した(No. 実-5-1~7)。ただし、i型界面層の膜厚は表8に示すとおりである。

【0196】実施例3と同様の測定を行った結果を表8および図5に示す。この結果によると、i型界面層の膜厚が $5\text{nm}$ 以上の場合に光電変換効率が向上し、優れた特性を示すことが判明した。

【0197】(実施例6) 図6に示した装置を用いて、本発明の連続的製造方法により光起電力素子を連続的に作製した。

【0198】まず、基板送り出し機構を有する真空容器2002に、十分に脱脂、洗浄を行い、下部電極として、スパッタリング法により、銀薄膜を $100\text{nm}$ 、ZnO薄膜を $1\mu\text{m}$ 蒸着してあるSUS430BA製帯状部材2001(幅 $120\text{mm}$ ×長さ $200\text{m}$ ×厚さ $0.13\text{mm}$ )の巻きつけられたボビン2004をセットし、該帯状部材2001をガスゲート、各非単結晶層作製用真空容器を介して、帯状部材巻き取り機構を有する真空容器2003まで通し、たるみのない程度に張力調整を行った。

【0199】そこで、各真空容器2002、2003、2031、2051、2071を不図示の真空ポンプで $1\times 10^{-4}\text{Torr}$ 以下まで真空引きした。

【0200】次に、ガスゲートにゲートガス導入管2014~2021よりゲートガスとしてH<sub>2</sub>を各々 $700\text{sccm}$ 流し、加熱ヒータ2034、2054、2074により、帯状部材2001を、各々 $350^\circ\text{C}$ 、 $350^\circ\text{C}$ 、 $300^\circ\text{C}$ に加熱した。

【0201】そして、ガス導入管2032より、SiH<sub>4</sub>ガスを $5\text{sccm}$ 、PH<sub>3</sub>ガスを $0.05\text{sccm}$ 、H<sub>2</sub>ガスを $100\text{sccm}$ 、ガス導入管2052より、SiH<sub>4</sub>ガスを $200\text{sccm}$ 、H<sub>2</sub>ガスを $500\text{sccm}$ 、ガス導入管2072より、SiH<sub>4</sub>ガスを $0.5\text{sccm}$ 、B<sub>2</sub>H<sub>6</sub>ガスを $0.05\text{sccm}$ 、H<sub>2</sub>ガスを $500\text{sccm}$ 導入した。

【0202】真空容器2031内の圧力は、 $1\text{Torr}$ となるように圧力計2033を見ながらコンダクタンスバルブ2035の開口を調整した。真空容器2051内の圧力は、 $3\text{mTorr}$ となるように圧力計2053を見ながらコンダクタンスバルブ2055の開口を調整した。真空容器2071内の圧力は、 $1\text{Torr}$ となるように圧力計2073を見ながらコンダクタンスバルブ2075の開口を調整した。

【0203】その後、カソード電極2037に、RF電力を $15\text{mW}/\text{cm}^2$ 導入し、マイクロ波の導波部2057及び誘電体窓を通じて、マイクロ波電力を $200\text{mW}/\text{cm}^2$ 導入し、バイアス電極2059にRFバイアスを $350\text{mW}/\text{cm}^2$ 印加し、カソード電極2077に、RF電力を $500\text{mW}/\text{cm}^2$ 導入した。

(18)

特開平10-183357

33

【0204】次に、帯状部材2001を図中の矢印の方向に搬送させ、帯状部材上に第1の導電型層、1型層、第2の導電型層を作製した。

【0205】次に、第2の導電型層上に、透明電極として、ITO ( $\text{In}_2\text{O}_3 + \text{SnO}_2$ ) を真空蒸着にて70 nm蒸着し、さらに集電電極として、Alを真空蒸着にて2  $\mu\text{m}$ 蒸着し、光起電力素子を作製した(No. 実-6)。以上の、光起電力素子の作製条件を表9に示す。

【0206】(実施例7)及び(比較例7)

1型層を形成する際に、真空容器2051内の圧力を、表10に示した値に変えた以外は、実施例6と同じ作製条件で、帯状部材上に、下部電極、第1の導電型層、1型層、第2の導電型層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-7-1~4, No. 比-7)。

【0207】実施例6(No. 実-6)、実施例7(No. 実-7-1~4)及び比較例7(No. 比-7)で作製した光起電力素子の特性均一性及び欠陥密度の評価を行なった。特性均一性は、実施例6(No. 実-6)、実施例7(No. 実-7-1~4)及び比較例7(No. 比-7)で作製した帯状部材上の光起電力素子を、10 mおきに5 cm角の面積で切出し、AM-1.5 (100 mW/cm<sup>2</sup>) 光照射下に設置し、光電変換効率を測定して、光電変換効率のバラッキを評価した。比較例7(No. 比-7)の光起電力素子を基準にして、バラッキの大きさの逆数を求めた特性評価の結果を表10に示す。

【0208】欠陥密度は、実施例6(No. 実-6)、実施例7(No. 実-7-1~4)及び比較例7(No. 比-7)で作製した帯状部材上の光起電力素子の中央部5 mの範囲を、5 cm角の面積100個切出し、逆方向電流を測定することにより、各光起電力素子の欠陥の有無を検出して、欠陥密度を評価した。比較例7(No. 比-7)の光起電力素子を基準にして、欠陥の数の逆数を求めた特性評価の結果を表10に示す。

【0209】表10が示すように、比較例7(素子No. 比7)の光起電力素子に対して、実施例6(No. 実-6)及び実施例7(No. 実-7-1~4)の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0210】(実施例8)及び(比較例8)

第1の導電型層及び第2の導電型層を形成する際に、各々の真空容器2031、2071内の圧力を、表11に示した値に変えた以外は、実施例3と同じ作製条件で、帯状部材上に、下部電極、第1の導電層、1型層、第2の導電層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-8-1~6, No. 比-8-1~2)。

34

【0211】実施例8(No. 実-8-1~6)及び比較例8(No. 比-8-1~2)で作製した光起電力素子を実施例3と同様な方法で、特性均一性及び欠陥密度を評価した。その結果を、比較例8(No. 比-8-1)の光起電力素子を基準にして表11に示す。

【0212】表11が示すように、比較例8(No. 比-8-1~2)の光起電力素子に対して、実施例8(No. 実-8-1~6)の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0213】(実施例9)及び(比較例9)

1型層を形成する際に、バイアス電極2059に印加するバイアスを表12に示した値に変えた以外は、実施例3と同じ作製条件で、帯状部材上に、下部電極、第1の導電層、1型層、第2の導電層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-9-1~3, No. 比-9)。

【0214】実施例9(No. 実-9-1~3)及び比較例9(No. 比-9)で作製した光起電力素子を実施例3と同様な方法で、特性均一性及び欠陥密度を評価した。その結果を、比較例9(No. 比-9)の光起電力素子を基準にして表12に示す。

【0215】表12が示すように、比較例9(No. 比-9)の光起電力素子に対して、実施例9(No. 9-1~3)の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0216】(実施例10)表13に示す作製条件で、下部電極上に、第1の導電型層、1型層、第2の導電型層を作製した以外は、実施例3と同様な作製条件により、光起電力素子を作製した(No. 実-10)。

【0217】(比較例10-1)1型層を形成する際に、1型層作製用真空容器2051内の圧力を100 m Torrとした以外は、実施例10と同じ作製条件で、光起電力素子を作製した(素子No. 比-10-1)。

【0218】(比較例10-2)1型層を形成する際に、バイアスを印加しない以外は、実施例10と同じ作製条件で、光起電力素子を作製した(素子No. 比-10-2)。

【0219】実施例10(No. 実-10)及び比較例10(No. 比-10-1~2)で作製した光起電力素子を実施例3と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例10-1(No. 比-10-1)の光起電力素子に対して、実施例10(No. 実-10)の光起電力素子は、特性均一性が1.17倍、欠陥密度が1.38倍良く、また比較例10-2(No. 比-10-2)の光起電力素子は、特性均一性が0.97倍、欠陥密度が0.95倍となり、本

35

発明の作製方法により作製した光超電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0220】(実施例11)図11に、本発明の作製方法を用いたタンデム型光超電力素子の製造装置例の簡略化した模式図を示す。該製造装置例は、帯状部材2501の送り出し及び巻き取り用の真空容器2502及び2503、第1の導電型層作製用真空容器2511、i型層作製用真空容器2521、第2の導電型層作製用真空容器2531、第1の導電型層作製用真空容器2541、i型層作製用真空容器2551、及び第2の導電型層作製用真空容器2561をガスゲートを経由して接続した装置から構成されている。

【0221】図11に示す製造装置を用い、表14に示す作製条件で、下部電極上に、第1の導電型層、i型層、第2の導電型層、第1の導電型層、i型層及び第2の導電型層を作製した以外は、実施例3と同様な作製条件により、タンデム型光超電力素子を作製した(N o. 実-11)。

【0222】(比較例11-1)各々のi型層を形成する際に、i型層作製用真空容器2521及び2551内の圧力を100mTorrとした以外は、実施例11と同じ作製条件で、タンデム型の光超電力素子を作製した(N o. 比-11-1)。

【0223】(比較例11-2)各々のi型層を形成する際に、バイアスを印加しない以外は、実施例2と同じ作製条件で、タンデム型の光超電力素子を作製した(N o. 比-11-2)。

【0224】実施例11(N o. 実-11)及び比較例11(N o. 比-11-1~2)で作製した光超電力素子を、実施例3と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例11-1(N o. 比-11-1)の光超電力素子に対して、実施例11(N o. 実-11)の光超電力素子は、特性均一性が1.21倍、欠陥密度が1.42倍良く、比較例11-2(N o. 比-11-2)の光超電力素子は、特性均一性が0.98倍、欠陥密度が0.97倍となり、本発明の作製方法により作製した光超電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0225】(実施例12)図12に、本発明の作製方法を用いたトリプル型光超電力素子の製造装置例の簡略化した模式図を示す。該製造装置例は、帯状部材2601の送り出し及び巻き取り用の真空容器2602及び2603、第1の導電型層作製用真空容器2611、i型層作製用真空容器2621、第2の導電型層作製用真空容器2631、第1の導電型層作製用真空容器2641、i型層作製用真空容器2651、第2の導電型層作製用真空容器2661、第1の導電型層作製用真空容器2671、i型層作製用真空容器2681、及び第2の導電型層作製用真空容器2691をガスゲートを経由して

(19)

特開平10-183357

36

接続した装置から構成されている。

【0226】図12に示す製造装置を用い、表15に示す作製条件で、下部電極上に、第1の導電型層、i型層、第2の導電型層、第1の導電型層、i型層、第2の導電型層、第1の導電型層、i型層及び第2の導電型層を作製した以外は、実施例3と同様な作製条件により、トリプル型光超電力素子を作製した(N o. 実-12)。

【0227】(比較例12-1)各々のi型層を形成する際に、i型層作製用真空容器2621、2651及び2681内の圧力を100mTorrとした以外は、実施例12と同じ作製条件で、トリプル型の光超電力素子を作製した(N o. 比-12-1)。

【0228】(比較例12-2)各々のi型層を形成する際に、バイアスを印加しない以外は、実施例12と同じ作製条件で、トリプル型の光超電力素子を作製した(N o. 比-12-2)。

【0229】実施例12(N o. 実-12)及び比較例12(N o. 比-12-1~2)で作製した光超電力素子を、実施例3と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例12-1(N o. 比-12-1)の光超電力素子に対して、実施例12(N o. 実-12)の光超電力素子は、特性均一性が1.19倍、欠陥密度が1.43倍良く、比較例12-2(N o. 比-12-2)の光超電力素子は、特性均一性が0.98倍、欠陥密度が0.96倍となり、本発明の作製方法により作製した光超電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0230】(実施例13)図7に示した装置を用いて、本発明の連続的製造方法により光超電力素子を連続的に作製した。

【0231】まず、基板送り出し機構を有する真空容器2102に、十分に脱脂、洗浄を行い、下部電極として、スパッタリング法により、銀薄膜を100nm、ZnO薄膜を1μm蒸着してあるSUS430BA製帯状部材2101(幅120mm×長さ200m×厚さ0.13mm)の巻きつけられたボビン2104をセットし、該帯状部材2101をガスゲート、各非単結晶層作製用真空容器を経由して、帯状部材巻き取り機構を有する真空容器2103まで運し、たるみのない程度に張力調整を行った。

【0232】そこで、各真空容器2102、2103、2131、2151、2171、2191を不図示の真空ポンプで $1 \times 10^{-4}$ Torr以下まで真空引きした。

【0233】次に、ガスゲートにゲートガス導入管2114~2123よりゲートガスとして $H_2$ を各々700sccm流し、加熱ヒータ2134、2154、2174、2194により、帯状部材2101を、各々350℃、350℃、300℃、300℃に加熱した。

【0234】そして、ガス導入管2132より、SiH

50

(20)

特開平10-183357

37

、ガスを5 sccm、PH<sub>3</sub>ガスを0.05 sccm、H<sub>2</sub>ガスを100 sccm、ガス導入管2152より、SiH<sub>4</sub>ガスを200 sccm、H<sub>2</sub>ガスを500 sccm、ガス導入管2172より、SiH<sub>4</sub>ガスを4 sccm、H<sub>2</sub>ガスを100 sccm、ガス導入管2192より、SiH<sub>4</sub>ガスを0.5 sccm、B<sub>2</sub>H<sub>6</sub>ガスを0.05 sccm、H<sub>2</sub>ガスを500 sccm導入した。

【0235】真空容器2131内の圧力は、1 Torrとなるように圧力計2133を見ながらコンダクタンスバルブ2035の開口を調整した。真空容器2151内の圧力は、3 mTorrとなるように圧力計2153を見ながらコンダクタンスバルブ2155の開口を調整した。真空容器2171および2191内の圧力は、1 Torrとなるように、それぞれ圧力計2173及び2193を見ながらコンダクタンスバルブ2175及び2195の開口を調整した。

【0236】その後、カソード電極2197に、RF電力を15 mW/cm<sup>2</sup>導入し、マイクロ波の導波部2057及び誘電体窓を通じて、マイクロ波電力を200 mW/cm<sup>2</sup>導入し、バイアス電極2159にRFバイアスを350 mW/cm<sup>2</sup>印加し、カソード電極2177に、RF電力を10 mW/cm<sup>2</sup>導入し、カソード電極2197に、RF電力を500 mW/cm<sup>2</sup>導入した。

【0237】次に、帯状部材2101を図中の矢印の方向に搬送させ、帯状部材上に第1の導電型層、i型層、i型界面層、第2の導電型層を作製した。

【0238】次に、第2の導電型層上に、透明電極として、ITO(In<sub>2</sub>O<sub>3</sub>+SnO<sub>2</sub>)を真空蒸着にて70 nm蒸着し、さらに集電電極として、Alを真空蒸着にて2 μm蒸着し、光起電力素子を作製した(No. 実-13)。以上の光起電力素子の作製条件を表18に示す。

【0239】(実施例14)及び(比較例14) i型層を形成する際に、真空容器2151内の圧力を、表17に示した値に変えた以外は、実施例13と同じ作製条件で、帯状部材上に、下部電極、第1の導電型層、i型層、i型界面層、第2の導電型層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-14-1~4、No. 比-14)。

【0240】実施例13(No. 実-13)、実施例14(No. 実-14-1~4)及び比較例14(No. 比-14)で作製した光起電力素子の特性均一性及び欠陥密度の評価を行なった。特性均一性は、実施例13(No. 実-13)、実施例14(No. 実-14-1~4)及び比較例14(No. 比-14)で作製した帯状部材上の光起電力素子を、10 mおきに5 cm角の面積で切出し、AM-1.5(100 mW/cm<sup>2</sup>)光照射下に設置し、光電変換効率を測定して、その光電変換効率のバラツキを評価した。比較例14(No. 比-14)の光起電力素子を基準にして、バラツキの大きさの

38

逆数を求めた特性評価の結果を表17に示す。

【0241】欠陥密度は、実施例13(No. 実-13)、実施例14(No. 実-14-1~4)及び比較例14(No. 比-14)で作製した帯状部材上の光起電力素子の中央部5 mの範囲を、5 cm角の面積100個切出し、逆方向電流を測定することにより、各光起電力素子の欠陥の有無を検出して、欠陥密度を評価した。比較例14(No. 比-14)の光起電力素子を基準にして、欠陥の数の逆数を求めた特性評価の結果を表17に示す。

【0242】表17が示すように、比較例14(素子No. 比-14)の光起電力素子に対して、実施例13(No. 実-13)及び実施例14(No. 実-14-1~4)の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0243】(実施例15)及び(比較例15)

第1の導電型層、i型界面層及び第2の導電型層を形成する際に、各々の真空容器2131、2171、2191内の圧力を、表18に示した値に変えた以外は、実施例13と同じ作製条件で、帯状部材上に、下部電極、第1の導電層、i型層、i型界面層、第2の導電層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-15-1~6、No. 比-15-1~2)。

【0244】実施例15(No. 実-15-1~6)及び比較例15(No. 比-15-1~2)で作製した光起電力素子を実施例13と同様な方法で、特性均一性と欠陥密度を評価した。その結果を、比較例15(No. 比-15-1)の光起電力素子を基準にして表18に示す。

【0245】表18が示すように、比較例15(No. 比-15-1~2)の光起電力素子に対して、実施例15(No. 実-15-1~6)の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0246】(実施例16)及び(比較例16)

i型層を形成する際に、バイアス電極2159に印加するバイアスを表19に示した値に変えた以外は、実施例13と同じ作製条件で、帯状部材上に、下部電極、第1の導電層、i型層、i型界面層、第2の導電層、透明電極、集電電極を形成して光起電力素子を作製した(No. 実-16-1~3、No. 比-16)。

【0247】実施例16(No. 実-16-1~3)及び比較例16(No. 比-16)で作製した光起電力素子を実施例13と同様な方法で、特性均一性と欠陥密度を評価した。その結果を、比較例16(No. 比-16)の光起電力素子を基準にして表19に示す。

(21)

特開平10-183357

39

【0248】表19が示すように、比較例18（No. 比-18）の光起電力素子に対して、実施例16（No. 実-16-1~3）の光起電力素子は、特性均一性及び欠陥密度のいずれにおいても優れており、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0249】（実施例17）表20に示す作製条件で、下部電極上に、第1の導電型層、i型層、i型界面層、第2の導電型層を作製した以外は、実施例13と同様な作製条件により、光起電力素子を作製した（No. 実-17）。

【0250】（比較例17-1）i型層を形成する際に、i型層作製用真空容器2151内の圧力を100m Torrとした以外は、実施例17と同じ作製条件で、光起電力素子を作製した（No. 比-17-1）。

【0251】（比較例17-2）i型層を形成する際に、バイアスを印加しない以外は、実施例17と同じ作製条件で、光起電力素子を作製した（No. 比-17-2）。

【0252】実施例17（No. 実-17）及び比較例17（No. 比-17-1~2）で作製した光起電力素子を、実施例13と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例17-1

（No. 比-17-1）の光起電力素子に対して、実施例17（No. 実-17）の光起電力素子は、特性均一性が1.17倍、欠陥密度が1.38倍良く、比較例17-2（No. 比-17-2）の光起電力素子は、特性均一性が0.97倍、欠陥密度が0.95倍となり、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0253】（実施例18）表21に示す作製条件で、下部電極上に、第1の導電型層、i型界面層、i型層、第2の導電型層を作製した以外は、実施例13と同様な作製条件により、光起電力素子を作製した（No. 実-18）。

【0254】実施例18で作製した光起電力素子（No. 実-18）を実施例13と同様な方法で特性均一性及び欠陥密度の測定を行ったところ、実施例13と同様な特性均一性及び欠陥密度が得られ、本発明の効果が実証された。

【0255】（実施例19）表22に示す作製条件で、下部電極上に、第1の導電型層、i型界面層、i型層、i型界面層、第2の導電型層を作製した以外は、実施例13と同様な作製条件により、光起電力素子を作製した（No. 実-19）。

【0256】実施例19で作製した光起電力素子（No. 実-19）を実施例13と同様な方法で特性均一性及び欠陥密度の測定を行ったところ、実施例13と同様な特性均一性及び欠陥密度が得られ、本発明の効果が実

40

証された。

【0257】（実施例20）図13に、本発明の作製方法を用いたタンデム型光起電力素子の製造装置例の簡略化した模式図を示す。該製造装置例は、帯状部材2701の送り出し及び巻き取り用の真空容器2702及び2703、第1の導電型層作製用真空容器2711、i型界面層作製用真空容器2712、i型層作製用真空容器2713、i型界面層作製用真空容器2714、第2の導電型層作製用真空容器2715、第1の導電型層作製用真空容器2716、i型層作製用真空容器2717、i型界面層作製用真空容器2718、及び第2の導電型層作製用真空容器2719をガスゲートを介して接続した装置から構成されている。

【0258】図13に示す製造装置を用い、表23に示す作製条件で、下部電極上に、第1の導電型層、i型界面層、i型層、i型界面層、第2の導電型層、第1の導電型層、i型層及び第2の導電型層を作製した以外は、実施例13と同様な作製条件により、タンデム型光起電力素子を作製した（No. 実-20）。

【0259】（比較例20-1）各々のi型層を形成する際に、i型層作製用真空容器2713及び2717内の圧力を100m Torrとした以外は、実施例20と同じ作製条件で、タンデム型の光起電力素子を作製した（No. 比-20-1）。

【0260】（比較例20-2）各々のi型層を形成する際に、バイアスを印加しない以外は、実施例20と同じ作製条件で、タンデム型の光起電力素子を作製した（No. 比-20-2）。

【0261】実施例20（No. 実-20）及び比較例20（No. 比-20-1~2）で作製した光起電力素子を、実施例13と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例20-1（No. 比-20-1）の光起電力素子に対して、実施例20（No. 実-20）の光起電力素子は、特性均一性が1.23倍、欠陥密度が1.40倍良く、比較例20-2（No. 比-20-2）の光起電力素子は、特性均一性が0.95倍、欠陥密度が0.97倍となり、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0262】（実施例21）図14に、本発明の作製方法を用いたトリプル型光起電力素子の製造装置例の簡略化した模式図を示す。該製造装置例は、帯状部材2801の送り出し及び巻き取り用の真空容器2802及び2803、第1の導電型層作製用真空容器2811、i型層作製用真空容器2812、i型界面層作製用真空容器2813、第2の導電型層作製用真空容器2814、第1の導電型層作製用真空容器2815、i型層作製用真空容器2816、i型界面層作製用真空容器2817、第2の導電型層作製用真空容器2818、第1の導電型

(22)

特開平10-183357

41

層作製用真空容器2818、i型層作製用真空容器2820、i型界面層作製用真空容器2821及び第2の導電型層作製用真空容器2822をガスゲートを介して接続した装置から構成されている。

【0263】図14に示す製造装置を用い、表24に示す作製条件で、下部電極上に、第1の導電型層、i型層、第2の導電型層、第1の導電型層、i型層、第2の導電型層、第1の導電型層、i型層及び第2の導電型層を作製した以外は、実施例13と同様な作製条件により、トリプル型光起電力素子を作製した（No. 実-21）。

【0264】（比較例21-1）各々のi型層を形成する際に、i型層作製用真空容器2812、2816及び2820内の圧力を100mTorrとした以外は、実施例21と同じ作製条件で、トリプル型の光起電力素子を作製した（No. 比-21-1）。

【0265】（比較例21-2）各々のi型層を形成す

42

る際に、バイアスを印加しない以外は、実施例21と同じ作製条件で、トリプル型の光起電力素子を作製した（No. 比-21-2）。

【0266】実施例21（No. 実-21）及び比較例21（No. 比-21-1～2）で作製した光起電力素子を、実施例13と同様な方法で、特性均一性及び欠陥密度の測定を行なった。測定の結果、比較例21-1

（No. 比-21-1）の光起電力素子に対して、実施例21（No. 実-21）の光起電力素子は、特性均一性が1.21倍、欠陥密度が1.39倍良く、比較例21-2（No. 比-21-2）の光起電力素子は、特性均一性が0.98倍、欠陥密度が0.98倍となり、本発明の作製方法により作製した光起電力素子は、優れた特性を有することが判明し、本発明の効果が実証された。

【0267】

【表1】

(23)

特開平10-183357

43

44

各 層 の 作 業 条 件							
基 板	ステンレス (SUS304)、90mm角、2mm厚、鏡面加工						
成膜ガス	Ar 100mm						
成膜厚	SnO 1μm						
層の名称	成膜ガス流量 (mm)	成膜圧力 (mmHg)	成膜時間 (分/㎡)	成膜厚 (nm)	成膜温度 (℃)	成膜速度 (nm/分)	層厚 (nm)
SnO層	SnL 5 L 40 SnL/L 1 (1:20)	RF	5	1	250	50	10
ITO層	SnL 200 L 200	RF	100	0.005	250	RF 100nm/分 DC 25V	400
P層	SnL 1 L 100 SnL/L 1 (1:100)	RF	200	1	250	50	5
ITO層	ITO 70nm						
成膜厚	SnO 20μm						

【0268】

【表2】

(24)

特開平10-183357

45

46

各層の作製条件							
基板	ステンレス (304(1mm))、1mm厚、鏡面加工						
厚膜層	Ag 160nm						
導電層	RuO 1nm						
層の名称	成膜ガス及び流量 (sccm)	成膜時の 温度	成膜時の圧力 (mTorr)	内圧 (mTorr)	加熱温度 (℃)	成膜時間 (分)	膜厚 (nm)
主成膜	SiH <sub>4</sub> 2 L 40 PL <sub>2</sub> /L 1 (100/1000)	250	5	1	550	10	10
1層膜	SiH <sub>4</sub> 2 L 40	250	40	1	300	10	400
2層膜	SiH <sub>4</sub> 1 L 100 PL <sub>2</sub> /L 1 (100/1000)	250	200	1	250	10	5
透明電極	ITO 70nm						
絶縁電極	ポリイミド 50nm						

【0269】

【表3】

(25)

特開平10-183357

47

48

各 層 の 作 製 条 件							
基 板	ステンレス (SUS304) 、 100mm角、1mm厚、鏡面加工						
厚膜層	Ag 100nm						
導電層	SnO 1μm						
膜の名称	膜厚 (nm)	成膜方法	成膜速度 (nm/min)	内 圧 (torr)	成膜温度 (℃)	成膜雰囲気	膜 厚 (nm)
導電層	SnO <sub>2</sub> 2 ZnO 40 FL/L (100nm)	RF	5	1	250	真 空	10
厚膜層	SnO <sub>2</sub> 100 ZnO 100	RF	300	0.005	250	真 空	400
導電層	SnO <sub>2</sub> 1 ZnO 100 FL/L (100nm)	RF	300	1	250	真 空	5
透明層	ITO 70nm						
絶縁層	SiO <sub>2</sub> 20nm						

[0270]

[表4]

(26)

特開平10-183357

49

50

	1 製造方法	成膜レート (Å/min)	平均膜厚 (Å)	光透過率 (%)
No 実 2-1	RF プラズマ CVD 法	18	10	0.80
No 実 2-2	RF プラズマ CVD 法	30	20	1.08
No 実 2-8	RF プラズマ CVD 法	60	50	1.10
No 実 2-4	RF プラズマ CVD 法	110	100	1.12
No 実 2-5	RF プラズマ CVD 法	300	250	1.08
No 実 2-6	RF プラズマ CVD 法	25	5	1.00
No 実 2-7	RF プラズマ CVD 法	45	10	0.86
No 実 2-8	RF プラズマ CVD 法	95	20	0.42
No 実 2-9	RF プラズマ CVD 法	230	50	0.22
No 実 2-10	RF プラズマ CVD 法	430	100	0.16

(注) 光透過率は No 実 2-6 を 1.00 としたときの相対値。

[0271]

【表5】

(27)

特開平10-183357

51

52

各層の作製条件							
基板	ステンレス (SUS304)、150mm $\times$ 150mm、厚さ1mm						
成膜装置	A 100mm						
成膜時間	5分 15分						
膜の種類	成膜ガス及び流量 (sccm)	成膜時の 電圧	成膜時の 電流 (mA)	内圧 (torr)	成膜温度 ( $^{\circ}$ C)	成膜条件	膜厚 (nm)
1層 成膜	SiH <sub>4</sub> 3 L 40 H <sub>2</sub> /L <sub>2</sub> 1 (1500/500)	RF	5	1	250	無	10
1層 成膜	SiH <sub>4</sub> 2 L 20	RF	5	1	200	無	20
1層	SiH <sub>4</sub> 200 L 200	RF	100	0.005	200	RF 100W/cm <sup>2</sup> DC 70V	400
1層 成膜	SiH <sub>4</sub> 2 L 20	RF	5	1	250	無	20
2層	SiH <sub>4</sub> 1 L 100 H <sub>2</sub> /L <sub>2</sub> 1 (1500/500)	RF	200	1	250	無	5
透明電極	ITO 70nm						
絶縁層	ポリマー 20nm						

[0272]

[表6]

(28)

特開平10-183957

53

54

各層の作製条件							
基板	ステンレス (SUS304)、54mm角、2mm厚、表面処理						
成膜層	Ag 100nm						
導電層	RuO 1nm						
膜の名称	成膜ガス及び流量 (sccm)	成膜温度 (℃)	成膜時間 (min/sec)	内圧 (torr)	成膜速度 (Å/s)	成膜圧力 (Pa)	膜厚 (nm)
導電層	RU <sub>4</sub> 3 L 40 PL/L (100/100)	RF	5	1	500	10	10
1st 導電層	RU <sub>4</sub> 2 L 20	RF	5	1	500	20	20
1st 導電層	RU <sub>4</sub> 100 L 100	RF	300	0.005	500	400	400
1st 導電層	RU <sub>4</sub> 2 L 20	RF	5	1	500	20	20
2nd 導電層	RU <sub>4</sub> 1 L 100 PL/L (100/100)	RF	300	1	500	5	5
成膜装置	ITO 70nm						
成膜装置	銀ペースト 20nm						

[0273]

【表7】

(29)

特開平10-183357

55

56

	1 製造方法	2 平均厚さ(μm)	3 平均抵抗(Ω/μm)	4 光透過率
No 実 4-1	μWプラズマCVD法	15	10	0.78
No 実 4-2	μWプラズマCVD法	30	20	1.05
No 実 4-3	μWプラズマCVD法	60	30	1.18
No 実 4-4	μWプラズマCVD法	110	100	1.15
No 実 4-5	μWプラズマCVD法	300	300	1.11
No 実 4-6	RFプラズマCVD法	28	5	1.00
No 実 4-7	RFプラズマCVD法	45	10	0.82
No 実 4-8	RFプラズマCVD法	95	20	0.41
No 実 4-9	RFプラズマCVD法	230	50	0.18
No 実 4-10	RFプラズマCVD法	450	100	0.18

(注) 光透過率は No 実 4-6 を 1.00 としたときの相対値。

[0274]

\* \* 【表8】

	1 平均厚さ(μm)	2 平均抵抗(Ω/μm)	3 光透過率
No 実 5-1	0	0	1.00
No 実 5-2	50	1.04	1.01
No 実 5-3	50	1.80	1.07
No 実 5-4	100	1.18	1.06
No 実 5-5	150	1.33	1.08
No 実 5-6	200	1.21	1.06
No 実 5-7	250	1.20	1.06

(注) 平均抵抗および光透過率は No 実 5-1 を 1.00 としたときの相対値。

[0275]

【表9】

(30)

特開平10-183357

57

58

結 核	NVE4202A 幅120mm 長さ220mm 厚0.13mm					
下部電極	金薄膜 100nm ZnO薄膜 1μm					
ゲートガス	各ゲートより H <sub>2</sub> 700500nm					
各層の作製条件	層の名称	使用ガス及び流量 (sccm)	放電電力 (w/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	加熱温度 (℃)
	第1の 等電置層	SiH <sub>4</sub> 5 FH <sub>3</sub> 0.05 H <sub>2</sub> 100	27 15	無	1000	350
	1層層	SiH <sub>4</sub> 200 H <sub>2</sub> 500	マイクロ波 200 200	RF 200 w/cm <sup>2</sup>	1	350
	第2の 等電置層	SiH <sub>4</sub> 0.5 FH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	350
透明電極	ITO (In <sub>2</sub> O <sub>3</sub> +SnO <sub>2</sub> ) 75nm					
保護電極	Al 2μm					

[0276]

\* \* [表10]

素子記	1層層の圧力 (mTorr)	特性均一性	欠陥密度
No実6	3	1.18	1.41
No実7-1	5	1.19	1.37
No実7-2	10	1.18	1.33
No実7-3	30	1.18	1.31
No実7-4	50	1.18	1.28
No比7	100	1.00	1.00

注) 特性均一性及び欠陥密度は、比較例7を基準とした相対値

[0277]

[表11]

(31)

特開平10-183357

59

60

素子記	第1の導電層の圧力 (mTorr)	第2の導電層の圧力 (mTorr)	特性均一性	欠陥密度
No実8-1	2000	1000	1.18	1.38
No実8-2	300	1000	1.16	1.34
No実8-3	100	1000	1.14	1.28
No実8-4	1000	2000	1.17	1.38
No実8-5	1000	100	1.18	1.27
No実8-6	100	100	1.12	1.24
No比8-1	30	1000	1.00	1.00
No比8-2	1000	30	0.99	1.01

注) 特性均一性及び欠陥密度は、比較例 8-1を基準とした相対値

[0278]

\* \* [表12]

素子記	1層目のバイアス	特性均一性	欠陥密度
No実6	RF 350mW/cm <sup>2</sup>	1.24	1.45
No実9-1	RF 100mW/cm <sup>2</sup> DC 150V	1.26	1.49
No実9-2	DC 350V	1.32	1.55
No実9-3	AC (60Hz) 100V	1.18	1.33
No比9	無	1.00	1.00

注) 特性均一性及び欠陥密度は、比較例9を基準とした相対値

[0279]

\* \* [表13]

層の名称	使用ガス及び流量 (sccm)	放電電力 (mW/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	加熱温度 (℃)
第1の導電層	SiH <sub>4</sub> 5 B <sub>2</sub> H <sub>6</sub> 0.55 H <sub>2</sub> 150	RF 15	無	1000	550
1層目	SiH <sub>4</sub> 200 H <sub>2</sub> 300	マイクログ 200	RF 550 mW/cm <sup>2</sup>	3	550
第2の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.97 H <sub>2</sub> 200	RF 500	無	1000	500

[0280]

[表14]

(32)

特開平10-183357

61

62

層の名称	使用ガス及び流量 (sccm)	放電電力 (W/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	温度 (℃)
第10 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	550
1 膜層	SiH <sub>4</sub> 50 GeH <sub>4</sub> 40 H <sub>2</sub> 500	マイク波 150	RF 500 W/cm <sup>2</sup>	5	550
第20 導電層	SiH <sub>4</sub> 5 B <sub>2</sub> H <sub>6</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	550
第10 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	550
1 膜層	SiH <sub>4</sub> 150 H <sub>2</sub> 500	マイク波 150	RF 500 W/cm <sup>2</sup>	5	550
第20 導電層	SiH <sub>4</sub> 5 B <sub>2</sub> H <sub>6</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	550

[0281]

\* \* [表15]

層の名称	使用ガス及び流量 (sccm)	放電電力 (W/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	温度 (℃)
第10 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	550
1 膜層	SiH <sub>4</sub> 50 GeH <sub>4</sub> 30 H <sub>2</sub> 500	マイク波 100	RF 500 W/cm <sup>2</sup>	5	550
第20 導電層	SiH <sub>4</sub> 5 B <sub>2</sub> H <sub>6</sub> 0.05 H <sub>2</sub> 500	RF 700	無	1000	550
第10 導電層	SiH <sub>4</sub> 4 PH <sub>3</sub> 0.04 H <sub>2</sub> 100	RF 15	無	1000	550
1 膜層	SiH <sub>4</sub> 50 H <sub>2</sub> 500	マイク波 100	RF 500 W/cm <sup>2</sup>	5	550
第20 導電層	SiH <sub>4</sub> 5 B <sub>2</sub> H <sub>6</sub> 0.05 H <sub>2</sub> 400	RF 500	無	1000	550
第10 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	550
1 膜層	SiH <sub>4</sub> 50 H <sub>2</sub> 500	マイク波 100	RF 500 W/cm <sup>2</sup>	5	550
第20 導電層	SiH <sub>4</sub> 5 CH <sub>4</sub> 0.05 B <sub>2</sub> H <sub>6</sub> 0.01 H <sub>2</sub> 200	RF 500	無	1000	550

(33)

特開平10-183357

63

64

【0282】

\* \* 【表16】

表 説						
SU6480BA 幅120mm 長さ250mm 厚0.13mm						
下部電極 順層膜 100nm SnO電膜 1μm						
ゲートガス 低ゲートより H <sub>2</sub> 700mmHg						
各層の作製条件	層の名称	使用ガス及び流量 (sccm)	放電電力 (W/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	基板温度 (°C)
	第1の順電膜層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	350
	I 阻層	SiH <sub>4</sub> 200 H <sub>2</sub> 500	マイクロ波 300	RF 350 W/cm <sup>2</sup>	5	350
	界面膜	SiH <sub>4</sub> 4 H <sub>2</sub> 100	RF 10	無	1000	300
	第2の順電膜層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 300	無	1000	300
透明電極 ITO (In <sub>2</sub> O <sub>3</sub> +SnO <sub>2</sub> ) 70nm						
黒電電極 Al 2nm						

【0283】

【表17】

素子組	I 阻層の圧力 (mTorr)	特性均一性	欠陥密度
No 実13	5	1.19	1.89
No 実14-1	5	1.18	1.88
No 実14-2	10	1.19	1.85
No 実14-3	50	1.18	1.89
No 実14-4	50	1.12	1.24
No 比14	100	1.00	1.00

注) 特性均一性及び欠陥密度は、比較例14を基準とした相対値

【0284】

【表18】

(34)

特開平10-183357

55

56

素子組	第1の導電層の圧力 (mTorr)	評価層 (mTorr)	第2の導電層の圧力 (mTorr)	特性均一性	欠陥密度
No実15-1	2000	1000	1000	1.20	1.87
No実15-2	300	1000	1000	1.17	1.33
No実15-3	100	1000	1000	1.15	1.28
No実15-4	1000	1000	2000	1.15	1.87
No実15-5	1000	1000	100	1.15	1.25
No実15-6	1000	2000	1000	1.17	1.34
No実15-7	1000	100	1000	1.12	1.25
No実15-8	100	100	100	1.11	1.25
No比15-1	30	1000	1000	1.00	1.00
No比15-2	1000	1000	30	1.01	1.02
No比15-3	1000	30	1000	0.98	0.97

注) 特性均一性及び欠陥密度は、比較例 15-1 を基準とした相対値

【0285】

\* \* 【表19】

素子組	1層層のバイアス	特性均一性	欠陥密度
No実12	RF 250mW/cm <sup>2</sup>	1.25	1.46
No実16-1	RF 100mW/cm <sup>2</sup> DC 150V	1.37	1.47
No実16-2	DC 550V	1.20	1.35
No実16-3	AC (60Hz) 100V	1.17	1.31
No比16	無	1.00	1.00

注) 特性均一性及び欠陥密度は、比較例16を基準とした相対値

【0286】

\* \* 【表20】

層の名称	使用ガス及び流量 (sccm)	放電電力 (mW/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	基板温度 (℃)
第1の導電層	SiH <sub>4</sub> 5 H <sub>2</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	350
1層層	SiH <sub>4</sub> 200 H <sub>2</sub> 500	マイクロ波 200	RF 250 mW/cm <sup>2</sup>	3	350
評価層	SiH <sub>4</sub> 4 H <sub>2</sub> 100	RF 15	無	1000	300
第2の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	300

【0287】

【表21】

(35)

特開平10-183357

67

68

層の名称	使用ガス及び流量 (cc/min)	放電電力 (W/cm <sup>2</sup> )	パイプ	圧力 (atorr)	蒸気温度 (°C)
第1の 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	銅	1000	350
外面層	SiH <sub>4</sub> 5 H <sub>2</sub> 100	RF 15	銅	1000	350
1 阻層	SiH <sub>4</sub> 200 H <sub>2</sub> 500	マイクログ 200	RF 350 W/cm <sup>2</sup>	2	350
第2の 導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	銅	1000	350

【0288】

\* \* 【表22】

層の名称	使用ガス及び流量 (cc/min)	放電電力 (W/cm <sup>2</sup> )	パイプ	圧力 (atorr)	蒸気温度 (°C)
第1の 導電層	SiH <sub>4</sub> 5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	銅	1000	350
外面層	SiH <sub>4</sub> 5 H <sub>2</sub> 100	RF 10	銅	1000	350
1 阻層	SiH <sub>4</sub> 200 H <sub>2</sub> 500	マイクログ 200	RF 350 W/cm <sup>2</sup>	2	350
外面層	SiH <sub>4</sub> 5 H <sub>2</sub> 100	RF 7	銅	1000	350
第2の 導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	銅	1000	350

【0289】

30 【表23】

(36)

特開平10-183357

69

70

層の名称	使用ガス及び流量 (cc/min)	放電電力 (mW/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	基質温度 (°C)
第1の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	350
界面層	SiH <sub>4</sub> 2 H <sub>2</sub> 200	RF 5	無	1000	350
1層層	SiH <sub>4</sub> 50 O <sub>2</sub> 40 H <sub>2</sub> 500	マイクロ波 150	RF 500 mW/cm <sup>2</sup>	5	350
界面層	SiH <sub>4</sub> 2 H <sub>2</sub> 200	RF 10	無	1000	350
第2の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	350
第1の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 100	RF 15	無	1000	350
1層層	SiH <sub>4</sub> 150 H <sub>2</sub> 500	マイクロ波 150	RF 500 mW/cm <sup>2</sup>	5	350
界面層	SiH <sub>4</sub> 2 H <sub>2</sub> 200	RF 10	無	1000	350
第2の導電層	SiH <sub>4</sub> 0.5 PH <sub>3</sub> 0.05 H <sub>2</sub> 500	RF 500	無	1000	350

【0280】

【表24】

(37)

特開平10-189357

71

72

層の名称	堆積ガス及び流量 (sccm)	放電電力 (W/cm <sup>2</sup> )	バイアス	圧力 (mTorr)	基板温度 (°C)
第1の導電層	SiH <sub>4</sub> : 0.05 PH <sub>3</sub> : 0.05 H <sub>2</sub> : 100	RF 15	無	1000	350
i型層	SiH <sub>4</sub> : 0.0 O <sub>2</sub> : 0.0 H <sub>2</sub> : 1000	マイクロ波 100	RF 200 mV/cm <sup>2</sup>	2	350
界面層	SiH <sub>4</sub> : 0 H <sub>2</sub> : 100	RF 5	無	1000	300
第2の導電層	SiH <sub>4</sub> : 0.05 PH <sub>3</sub> : 0.05 H <sub>2</sub> : 100	RF 700	無	1000	300
第1の導電層	SiH <sub>4</sub> : 0.04 PH <sub>3</sub> : 0.04 H <sub>2</sub> : 100	RF 12	無	1000	300
i型層	SiH <sub>4</sub> : 0.0 H <sub>2</sub> : 1000	マイクロ波 100	RF 200 mV/cm <sup>2</sup>	2	350
界面層	SiH <sub>4</sub> : 0 H <sub>2</sub> : 100	RF 5	無	1000	300
第2の導電層	SiH <sub>4</sub> : 0.05 PH <sub>3</sub> : 0.05 H <sub>2</sub> : 100	RF 500	無	1000	300
第1の導電層	SiH <sub>4</sub> : 0.05 PH <sub>3</sub> : 0.05 H <sub>2</sub> : 100	RF 10	無	1000	300
i型層	SiH <sub>4</sub> : 0.0 H <sub>2</sub> : 1000	マイクロ波 100	RF 200 mV/cm <sup>2</sup>	2	350
界面層	SiH <sub>4</sub> : 0 H <sub>2</sub> : 100	RF 5	無	1000	300
第2の導電層	SiH <sub>4</sub> : 0.05 CH <sub>4</sub> : 0.05 PH <sub>3</sub> : 0.01 H <sub>2</sub> : 100	RF 300	無	1000	300

【0281】

【発明の効果】請求項1または2の光起電力素子は、i型層をμWプラズマCVD法で堆積したa-Si:H膜を用いることによって、i型層の堆積速度を大幅に増加させることが可能となる。これは生産を考えた場合、スループットの増加を可能にし、光起電力素子の製造コストを大きく低減させることが可能である。

【0282】さらに、請求項2の発明により、即ちn型層とi型層の間、あるいはp型層とi型層の間の少なくとも一方にRFプラズマCVD法で形成したi型界面層を挿入することによって、光起電力素子の特性をより向上させることができ、より高性能な光起電力素子を提供することが可能となる。

【0283】請求項3～4の光起電力素子の連続的製造方法を用いることにより、大面積にわたって、商品質で優れた均一性を有し、欠陥の少ない光起電力素子を大量に再現良く生産することが可能となる。

【図面の簡単な説明】

【図1】本発明の光起電力素子の一例を示す概念図。

【図2】本発明の光起電力素子の他の例を示す概念図。

【図3】RFプラズマCVD法による堆積膜形成装置の構成例を示す概念図。

【図4】i型層の堆積速度と光電変換効率の関係を示すグラフ。

【図5】i型界面層の層厚と光電変換効率の関係を示すグラフ。

【図6】本発明の連続的製造方法を用いた光起電力素子連続的製造装置の一例を示す概念図。

【図7】本発明の連続的製造方法を用いた光起電力素子連続的製造装置の他の一例を示す概念図。

【図8】本発明において好適に用いられるガスゲート手段の圧力勾配を示す模式図。

【図9】本発明の連続的製造方法で作製される光起電力素子の層構成を示す概念図。

40

50

73

(38)

特開平10-183357

【図10】本発明の連続的製造方法で作製される光起電力素子の層構成を示す概念図。

【図11】本発明の連続的製造方法を用いたタンデム型光起電力素子製造装置例の概念図。

【図12】本発明の連続的製造方法を用いたトリプル型光起電力素子製造装置例の概念図。

【図13】本発明の連続的製造方法を用いた他のタンデム型光起電力素子製造装置例の概念図。

【図14】本発明の連続的製造方法を用いた他のトリプル型光起電力素子製造装置例の概念図。

【図15】本発明で用いた堆積膜製造装置の一例を示す概念図。

【図16】抵抗加熱真空蒸着装置の構成を示す概念図。

【符号の説明】

100 マイクロ波プラズマCVD法による堆積装置、  
101 堆積室、  
102 弱電体窓、  
103 ガス導入管、  
104 基板、  
105 加熱ヒーター、  
106 真空計、  
107 コンダクタンスバルブ、  
108 補助バルブ、  
109 リークバルブ、  
110 導波部、  
111 バイアス電源、  
112 バイアス棒、  
113 メッシュ、  
114 導電性部材、  
401 堆積室、  
402 基板、  
403 加熱ヒータ、  
404 蒸着源、  
405 蒸着源加熱ヒータ、  
406 加熱ヒータ電源、  
407 シャッター、  
408 真空計、  
409 コンダクタンスバルブ、  
410 ガス導入バルブ、  
411 マスフローコントローラー、  
412 リークバルブ、  
1020 原料ガス供給装置、  
1021~1026 マスフローコントローラー、  
1031~1036 ガス流入バルブ、  
1041~1046 ガス流出バルブ、  
1051~1056 原料ガスポンペのバルブ、  
1061~1066 圧力調整器、  
1071~1076 原料ガスポンペ、  
1501 導電性基板（ガラス基板）、  
1502 光反射層、

74

1503 反射増加層、  
1504、1504a、1504b n型層（またはp型層）、  
1505、1505a、1505b i型層、  
1506、1506a、1506b p型層（またはn型層）、  
1507 透明電極、  
1508 集電電極、  
1509 入射光、  
10 1510 導電層（またはノ及び保護層）、  
1601 不透明又は透明の導電性基板、  
1602 光反射層（導電性）、  
1603 反射増加層、  
1604 第1の導電型の非単結晶シリコン系半導体層、  
1605 RFプラズマCVD法で堆積したi型界面層（実質的にintrinsic）の非単結晶シリコン系半導体層、  
1606 マイクロ波プラズマCVD法で堆積したi型（実質的にintrinsic）の非単結晶シリコン系半導体層、  
20 1607 RFプラズマCVD法で堆積したi型界面層（実質的にintrinsic）の非単結晶シリコン系半導体層、  
1608 第2の導電型の非単結晶シリコン系半導体層、  
1609 透明電極、  
1610 集電電極、  
1611 光、  
30 1700 RFプラズマCVD法による成膜装置、  
1701 堆積室、  
1702 カソード、  
1703 ガス導入管、  
1704 基板、  
1705 加熱ヒーター、  
1706 真空計、  
1707 コンダクタンスバルブ、  
1708 補助バルブ、  
1709 リークバルブ、  
40 1712 RFマッチングボックス、  
2001、2101 帯状部材、  
2002、2102 帯状部材の送り出し用の真空容器、  
2003、2103 帯状部材の巻き取り用の真空容器、  
2004、2104 帯状部材の送り出し用ボビン、  
2005、2105 帯状部材の巻き取り用ボビン、  
2006、2007、2106、2107 搬送用ローラー、  
50 2008、2009、2033、2053、2073、

(39)

特開平10-183357

75

76

2108、2109、2138、2153、2173、  
2199 圧力計、  
2010、2011、2035、2055、2075、  
2110、2111、2135、2155、2175、  
2195、2110、2111 コンダクタンスバル  
ブ、

2012、2013、2138、2058、2076、  
2112、2113、2138、2158、2176、  
2196 排気管、

2014~2021、2114~2123 ゲートガス 10  
導入管、

2031、2131 第1の導電型層作製用真空容器、  
2032、2052、2072、2132、2152、  
2172、2192 ガス導入管、  
2034、2054、2074、2134、2154、  
2174、2194 加熱ヒータ、

2037、2077、2137、2177、2197  
カソード電極、

2051、2151 i型層作製用真空容器、

2057、2157 導波部、

2058、2158 誘電体窓、

2059、2159 バイアス電極、

2071、2196 第2の導電型層作製用真空容器、

2171 i型界面層作製用真空容器、

2301 帯状部材、

2302 下部電極、

2303 第1の導電型層、

2304 i型層、

2305 第2の導電型層、

2306 上部電極、

2307 集電電極、

2308 第2の導電型層、

2309 第1の導電型層、

2310 i型層、

2311、2312 バンドギャップ及び／又は層厚の  
異なる2種の半導体層をi型層として用いた光起電力素  
子、

2313 第2の導電型層、

2314 第1の導電型層、

2315 i型層、

2316、2317、2318 バンドギャップ及び／  
又は層厚の異なる3種の半導体層をi型層として用いた  
光起電力素子、

2410 帯状部材、

2402 下部電極、

2403 第1の導電型層、

2404 i型層、

2405 第2の導電型層、

2406 上部電極、

2407 集電電極、

2408 i型界面層、

2409 i型界面層、

2410 第2の導電型層、

2411 第1の導電型層、

2412 i型層、

2413 i型界面層、

2414、2415 バンドギャップ及び／又は層厚の  
異なる2種の半導体層をi型層として用いた光起電力素  
子、

2416 第2の導電型層、

2417 第1の導電型層、

2418 i型層、

2419 i型界面層、

2420、2421、2422 バンドギャップ及び／  
又は層厚の異なる3種の半導体層をi型層として用いた  
光起電力素子、

2501 帯状部材、

2502 帯状部材の送り出し用の真空容器、

2503 帯状部材の巻き取り用の真空容器、

20 2511 第1の導電型層作製用真空容器、

2521 i型層作製用真空容器、

2531 第2の導電型層作製用真空容器、

2541 第1の導電型層作製用真空容器、

2551 i型層作製用真空容器、

2561 第2の導電型層作製用真空容器、

2601 帯状部材、

2602 帯状部材の送り出し用の真空容器、

2603 帯状部材の巻き取り用の真空容器、

2611 第1の導電型層作製用真空容器、

30 2621 i型層作製用真空容器、

2631 第2の導電型層作製用真空容器、

2641 第1の導電型層作製用真空容器、

2651 i型層作製用真空容器、

2661 第2の導電型層作製用真空容器、

2671 第1の導電型層作製用真空容器、

2681 i型層作製用真空容器、

2691 第2の導電型層作製用真空容器、

2701 帯状部材、

2702 帯状部材の送り出し用の真空容器、

2703 帯状部材の巻き取り用の真空容器、

40 2711 第1の導電型層作製用真空容器、

2712 i型界面層作製用真空容器、

2713 i型層作製用真空容器、

2714 i型界面層作製用真空容器、

2715 第2の導電型層作製用真空容器、

2716 第1の導電型層作製用真空容器、

2717 i型層作製用真空容器、

2718 i型界面層作製用真空容器、

2719 第2の導電型層作製用真空容器、

50 2801 帯状部材、

(40)

特開平10-183357

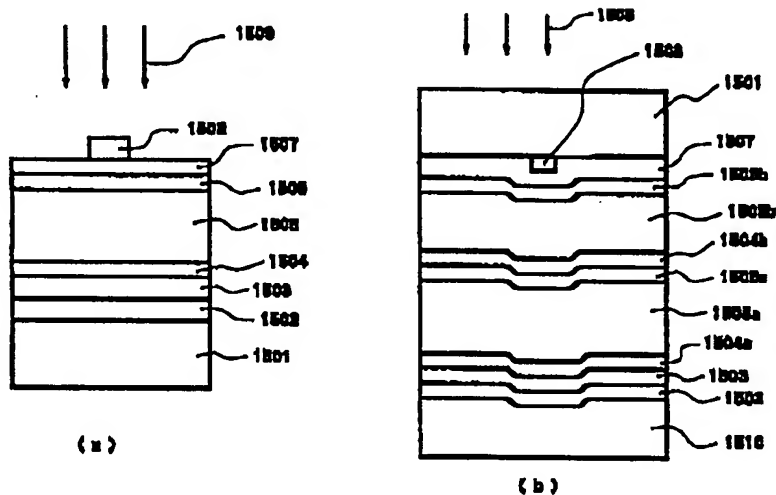
77

78

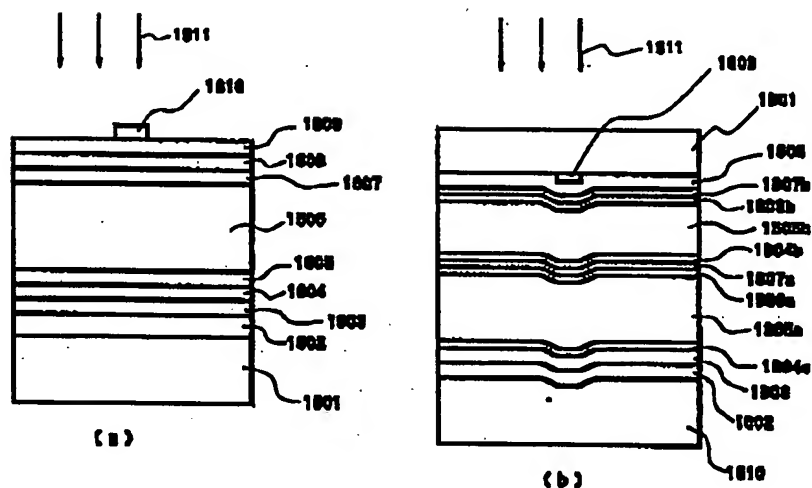
2802 帯状部材の送り出し用の真空容器、  
 2803 帯状部材の巻き取り用の真空容器、  
 2811 第1の導電型層作製用真空容器、  
 2812 1型層作製用真空容器、  
 2813 1型界面層作製用真空容器、  
 2814 第2の導電型層作製用真空容器、  
 2815 第1の導電型層作製用真空容器、

\* 2816 1型層作製用真空容器、  
 2817 1型界面層作製用真空容器、  
 2818 第2の導電型層作製用真空容器、  
 2819 第1の導電型層作製用真空容器、  
 2820 1型層作製用真空容器、  
 2821 1型界面層作製用真空容器、  
 \* 2822 第2の導電型層作製用真空容器、

【図1】



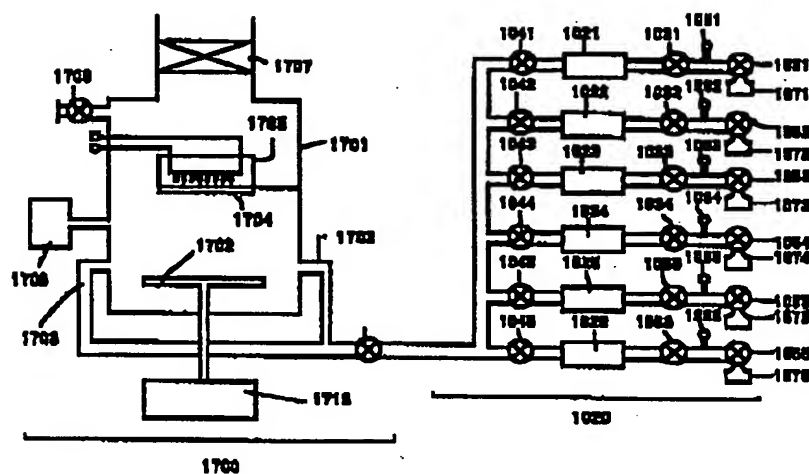
【図2】



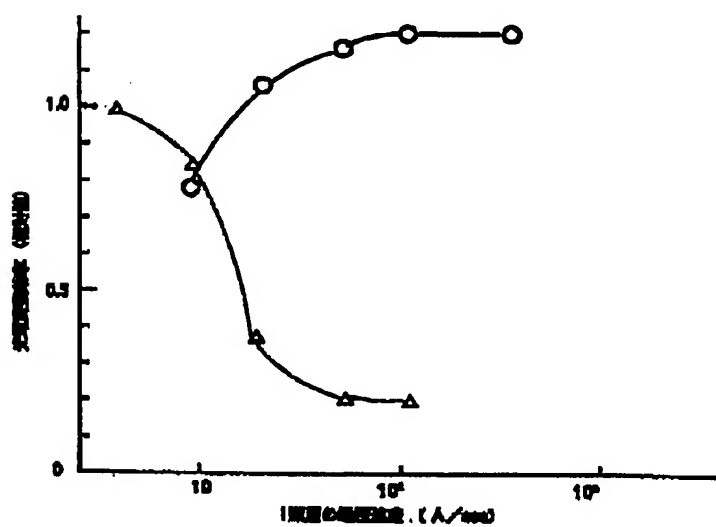
(41)

特開平10-183357

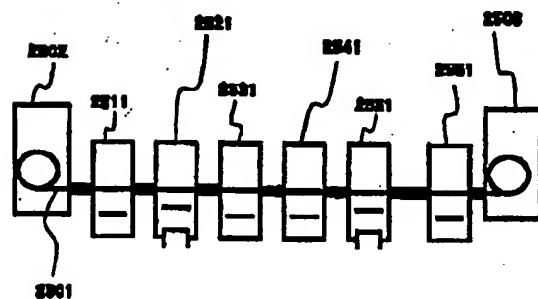
【図3】



【図4】



【図11】

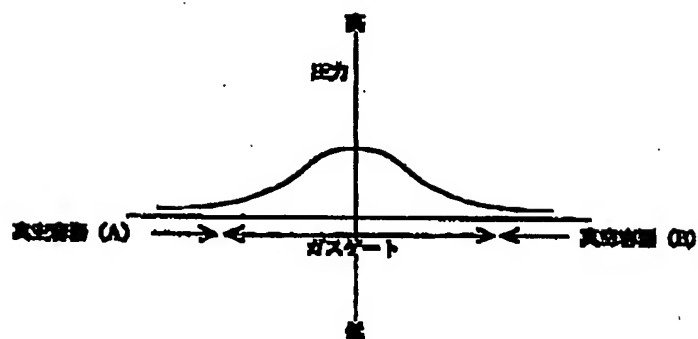




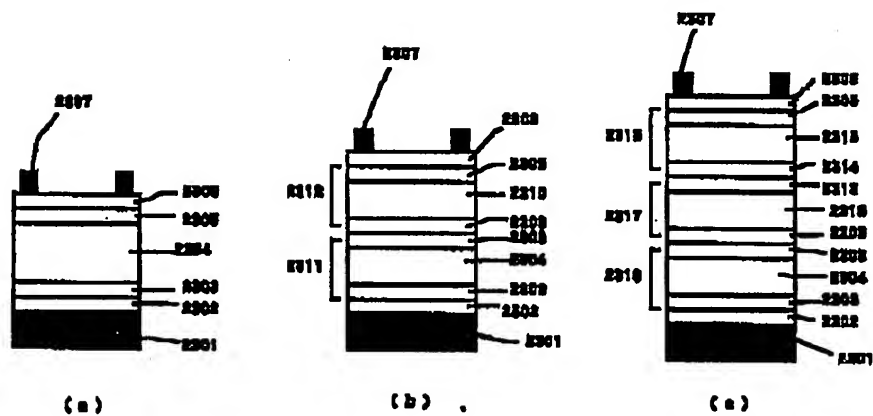
(43)

特開平10-183357

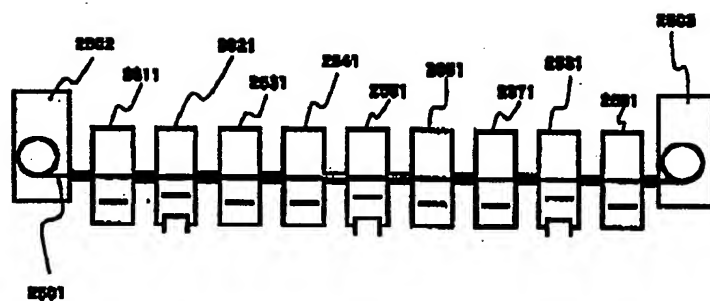
【図8】



【図9】



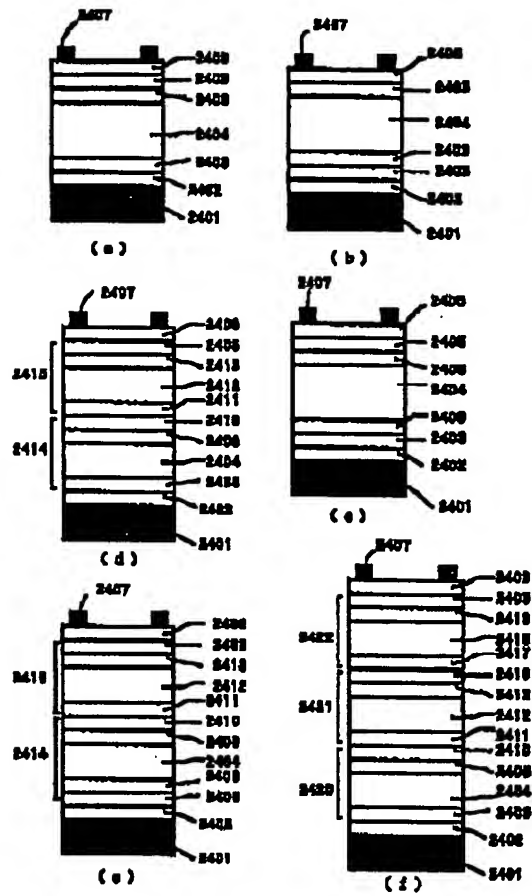
【図12】



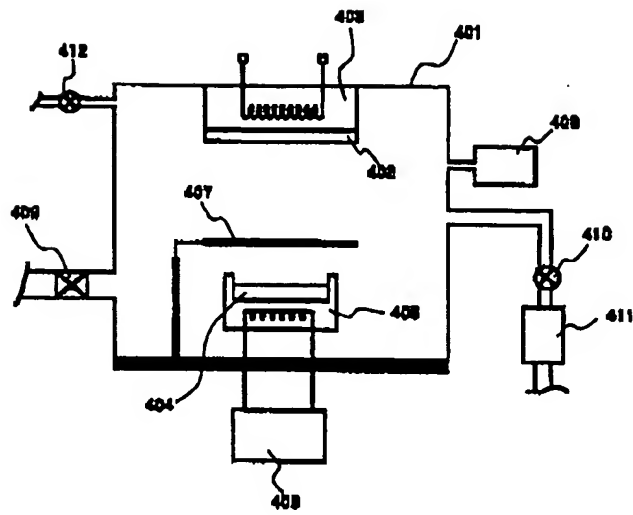
(44)

特開平10-189357

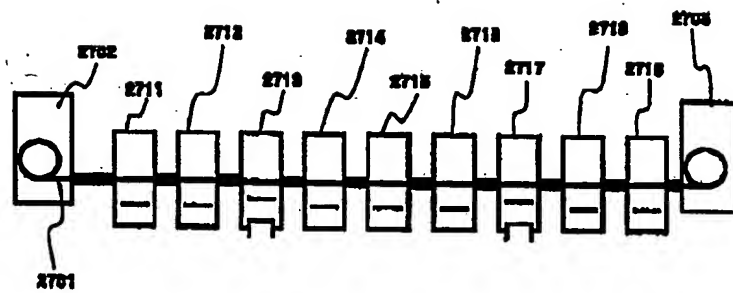
【図10】



【図16】



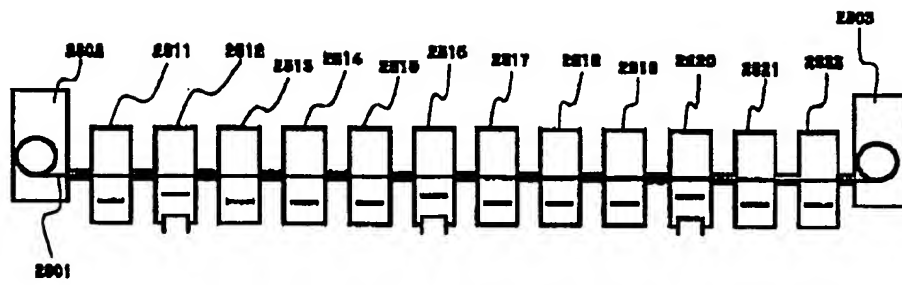
【図13】



(45)

特開平10-183357

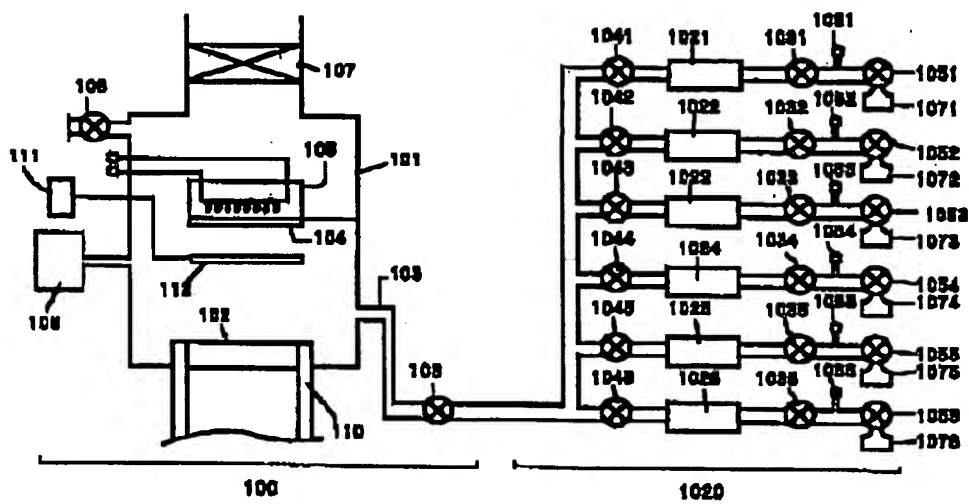
【図14】



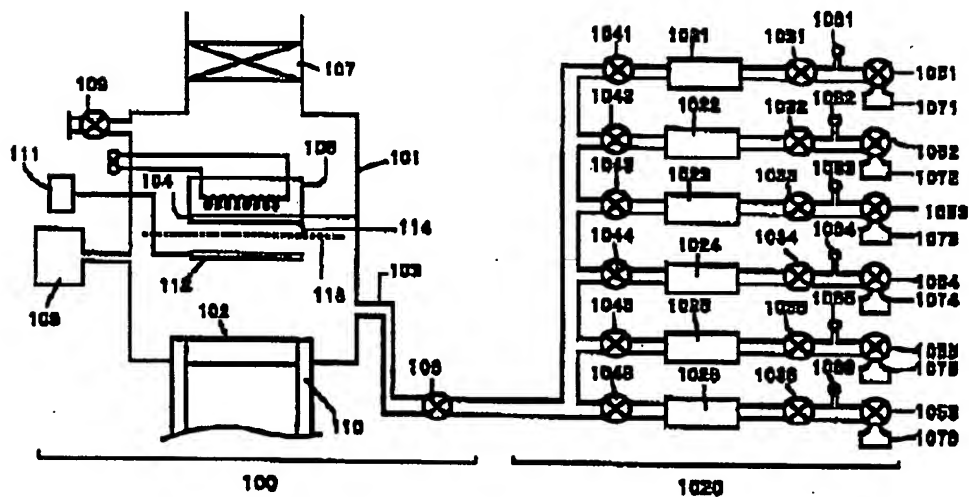
(46)

特開平10-183357

【図15】



(a)



(b)

フロントページの続き

(51)Int.Cl.<sup>9</sup>  
// H01L 21/205

識別記号

F I  
H01L 31/04B  
T

(47)

特開平10-183357

(72)発明者 林 亨  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内  
(72)発明者 殿垣 雅彦  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内  
(72)発明者 丹羽 光行  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

(72)発明者 松山 深照  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内  
(72)発明者 幸田 勇蔵  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内  
(72)発明者 青池 達行  
東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**